

$\Delta\Sigma$ AD変調器(2)

傘 昊

群馬大学大学院 工学研究科
電気電子工学専攻

$\Delta\Sigma$ AD変調器

AD変換の基礎

サンプリング, 分解能, 量子化とADCのSNR

$\Delta\Sigma$ ADCの導入

オーバーサンプリング, ノイズシェーピング

$\Delta\Sigma$ AD変調器の原理と構成

1次 $\Delta\Sigma$ AD変調器, 2次 $\Delta\Sigma$ AD変調器

$\Delta\Sigma$ AD変調器の高精度化手法

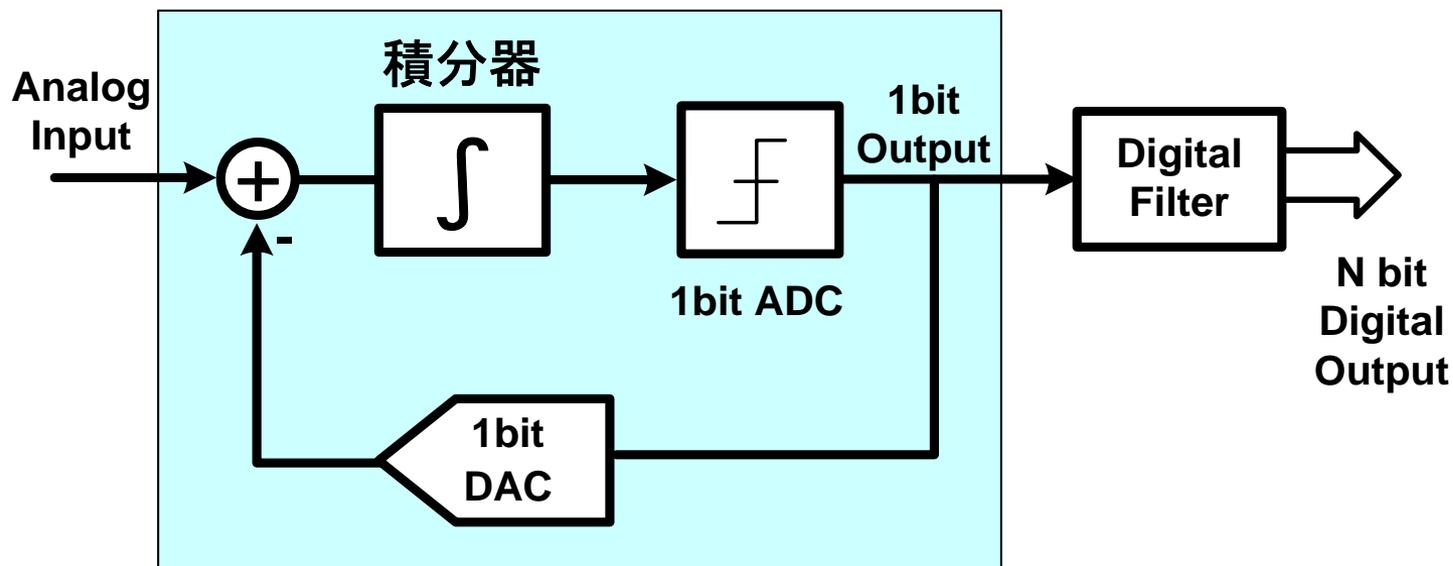
フルフィードフォワード $\Delta\Sigma$ AD変調器

高次 $\Delta\Sigma$ AD変調器

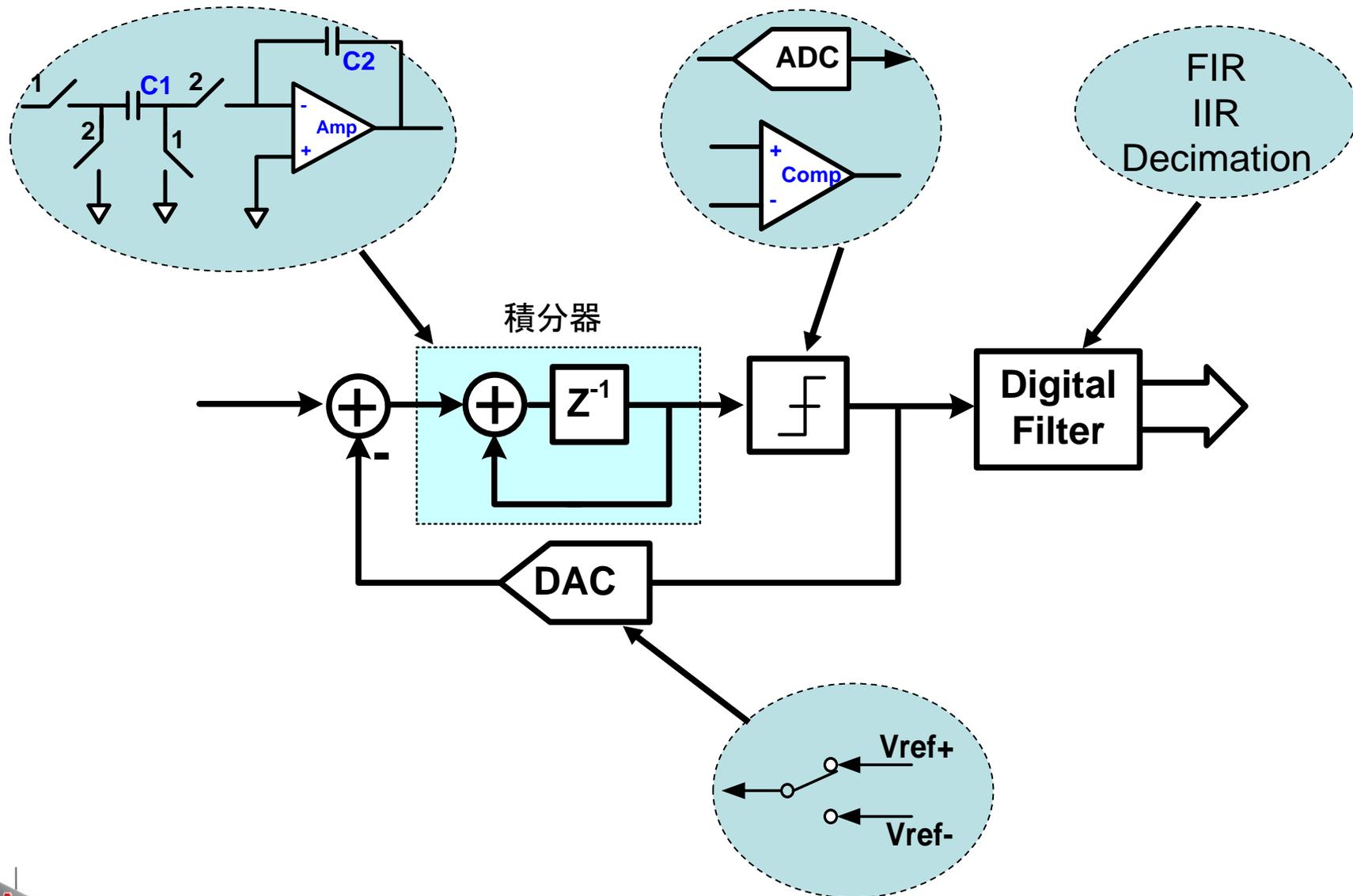
マルチビット $\Delta\Sigma$ AD変調器

$\Delta\Sigma$ AD変調器の原理と構成

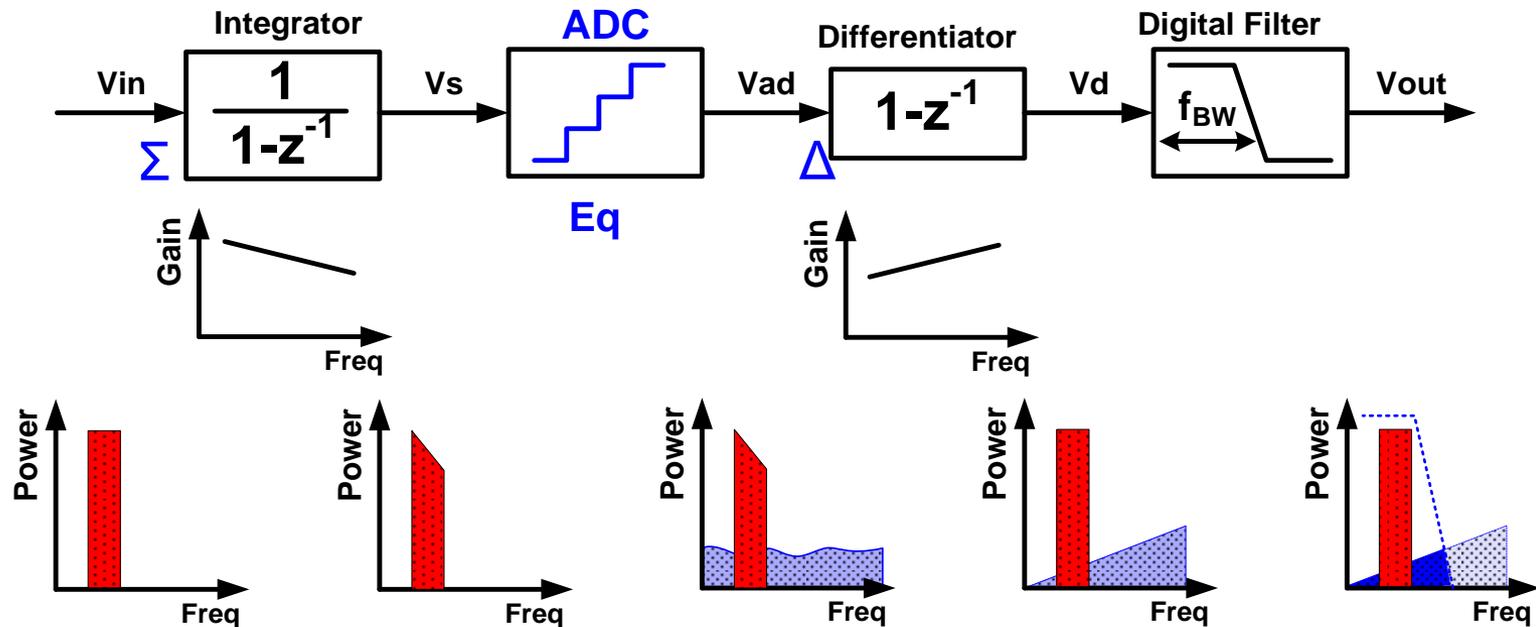
$\Delta\Sigma$ ADCの構成



ΔΣADCの構成要素



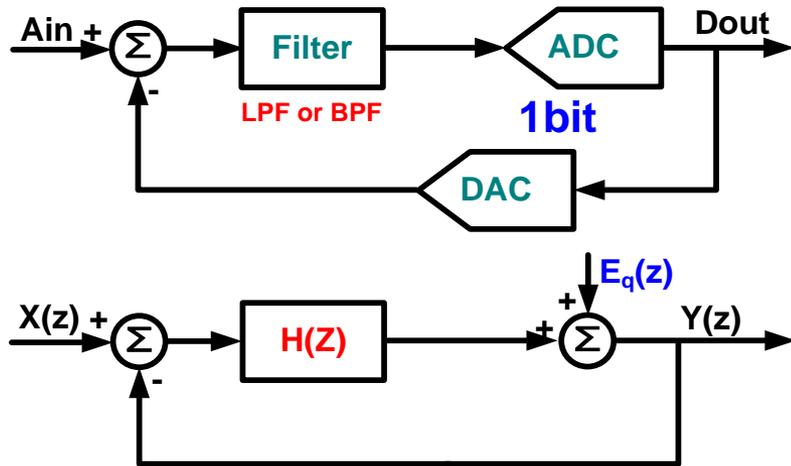
$\Delta\Sigma$ 変調器のノイズシェーピング



積分器でノイズシェーピング実現

ノイズ・シェーピングで量子化ノイズの周波数分布を変える
 \Rightarrow 量子化ノイズを高域に移し、帯域内ノイズを低減

ΔΣAD変調器



$$Y(z) = \frac{H(z)}{1 + H(z)} X(z) + \frac{1}{1 + H(z)} E(z)$$

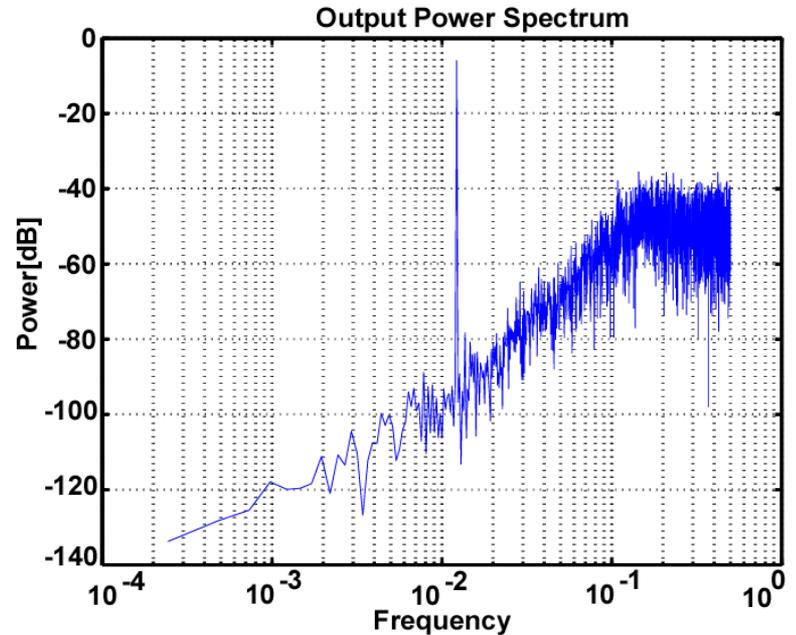
$$STF(z) = \frac{H(z)}{1 + H(z)}$$

$$NTF(z) = \frac{1}{1 + H(z)}$$

Signal Transfer Function

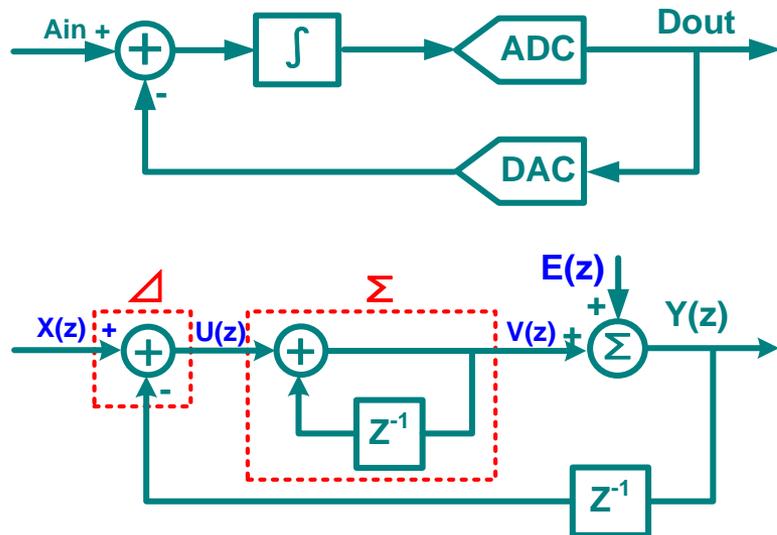
Noise Transfer Function

オーバーサンプリングとノイズシェピングで高分解能(SNR)を実現.



1次 $\Delta\Sigma$ AD変調器

下式満たすように、
変調器の入出力関数を求める
 $Y(z) = \text{STF}(z)X(z) + \text{NTF}(z)E(z)$



$$\begin{aligned} U(z) &= X(z) - z^{-1}Y(z) \\ V(z) &= z^{-1}V(z) + U(z) \\ &= z^{-1}V(z) + X(z) - z^{-1}Y(z) \end{aligned}$$

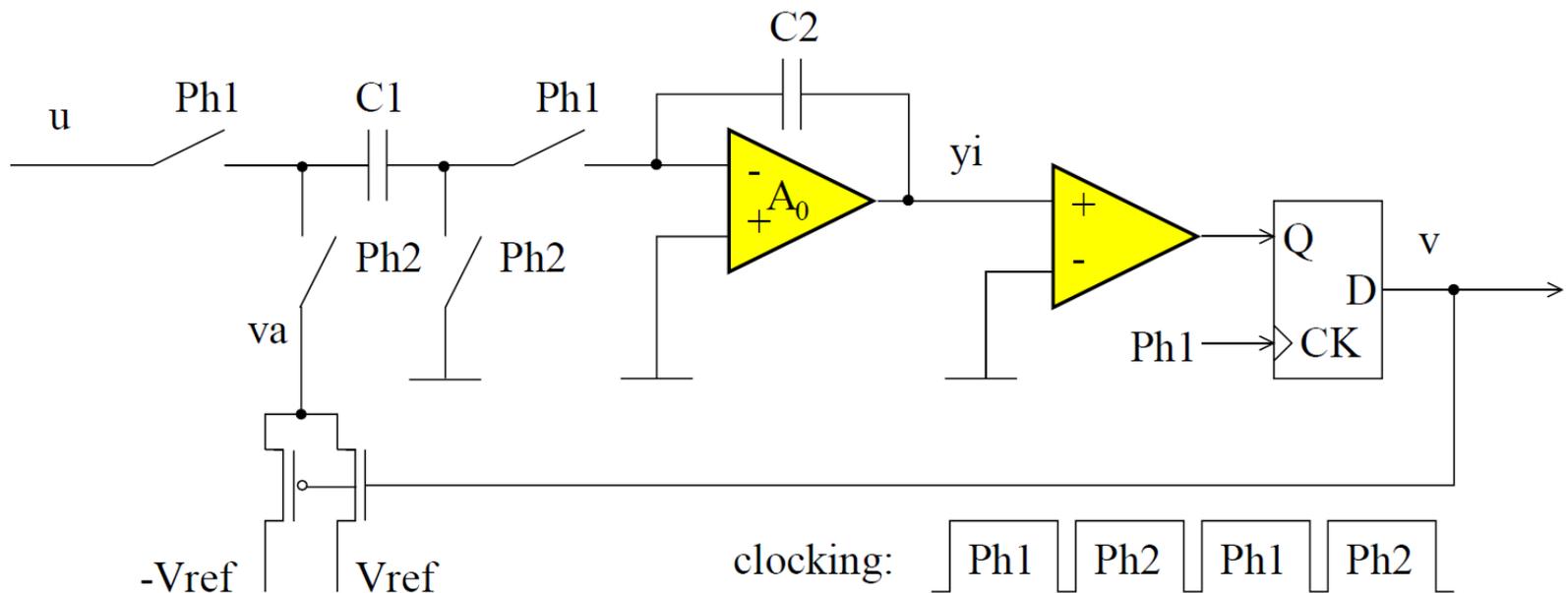
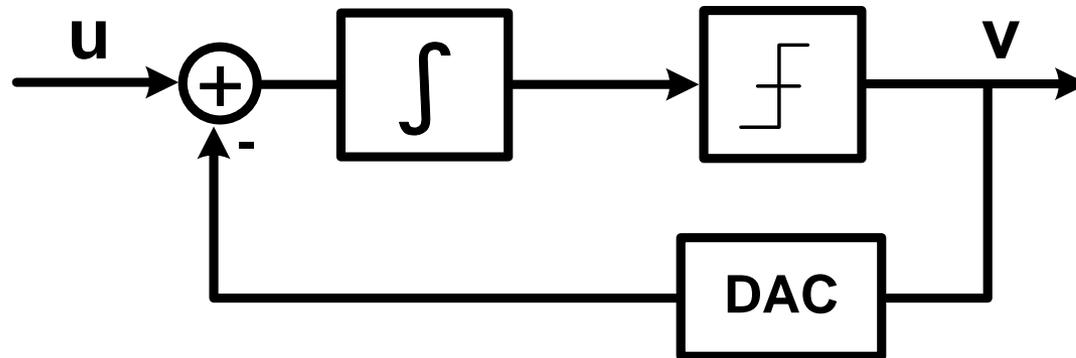
$$\begin{aligned} Y(z) &= V(z) + E(z) \\ &= z^{-1}V(z) + X(z) - z^{-1}Y(z) + E(z) \\ &= X(z) + E(z) - z^{-1}(Y(z) - V(z)) \\ &= X(z) + E(z) - z^{-1}E(z) \\ &= \underline{X(z) + (1 - z^{-1})E(z)} \end{aligned}$$

$$\text{STF}(z) = 1$$

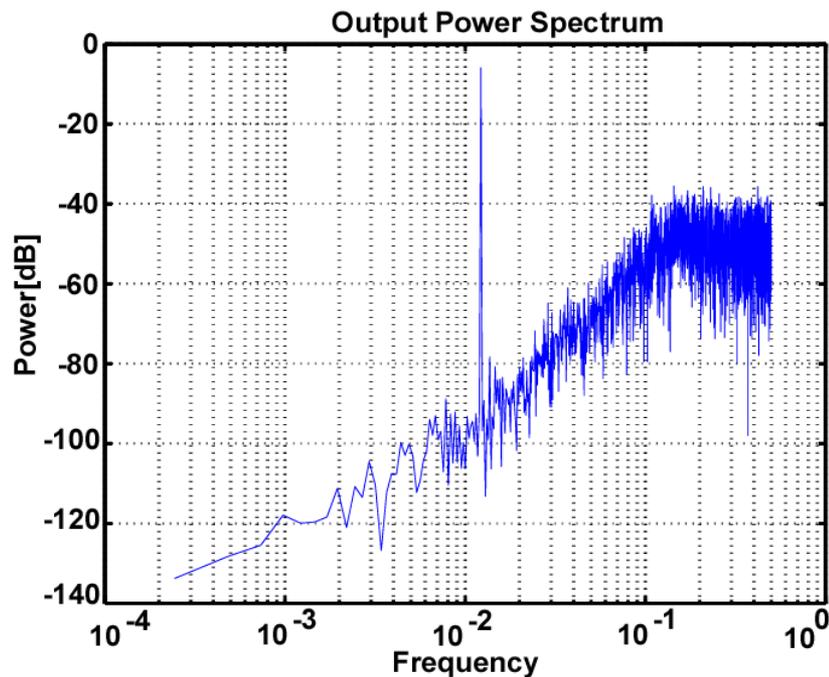
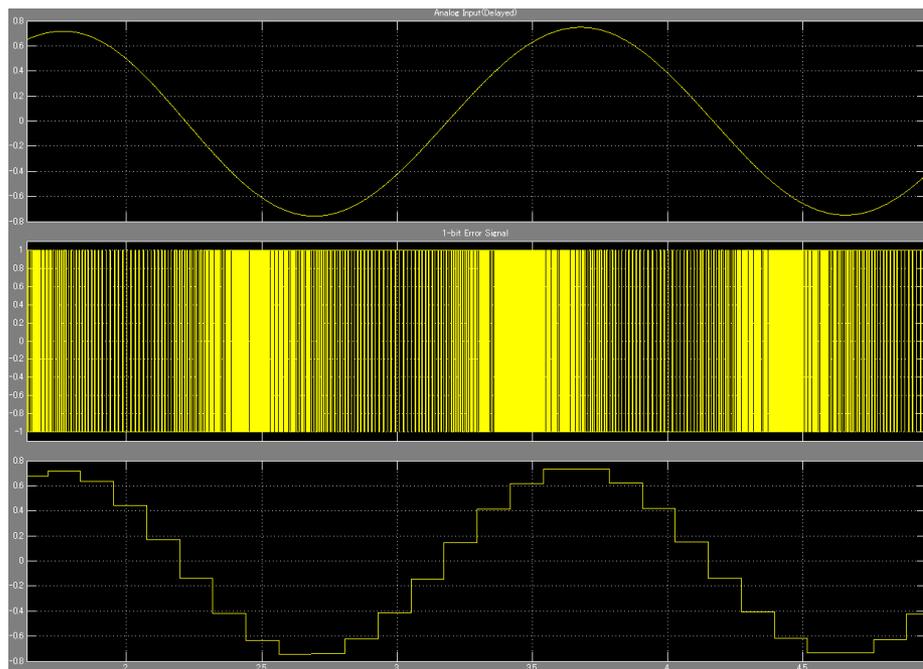
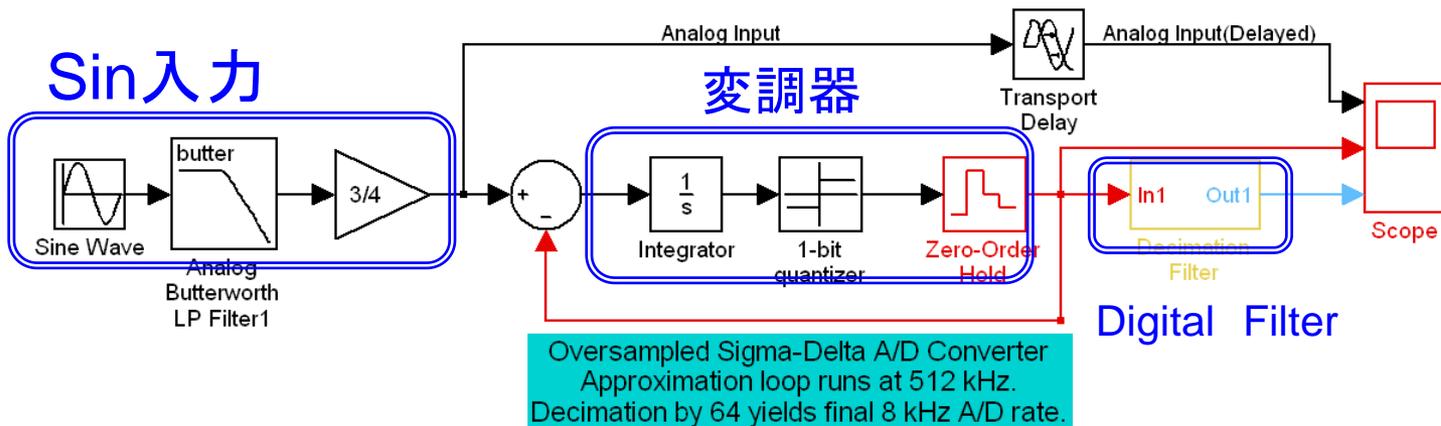
$$\text{NTF}(z) = 1 - z^{-1}$$

「 $1 - z^{-1}$ 」は微分で、量子化誤差の1次ノイズシェーピング

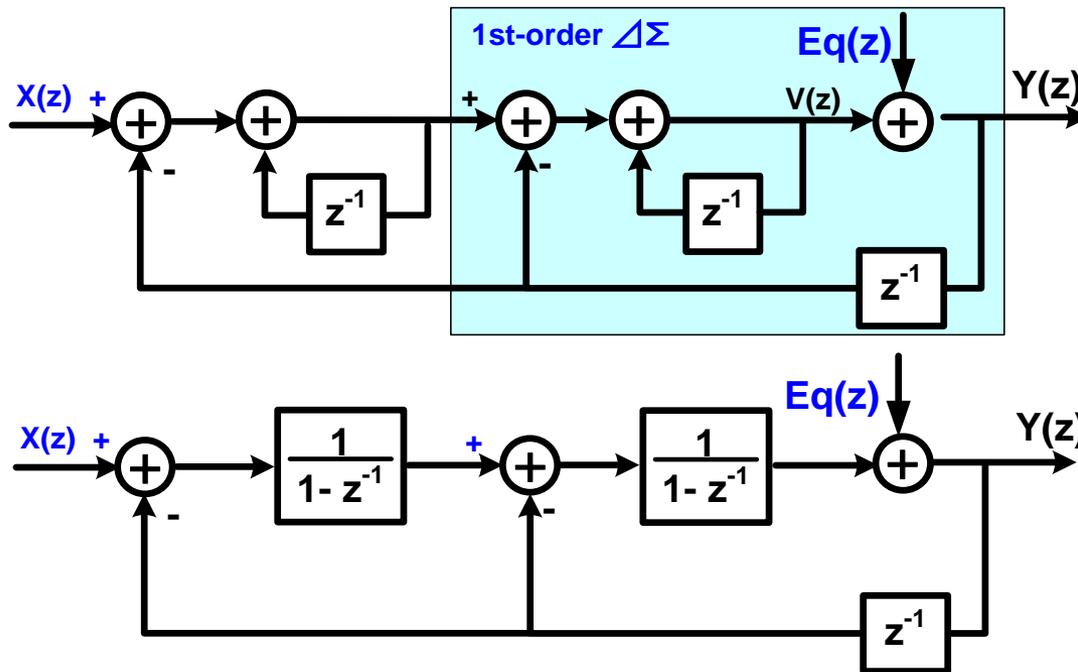
1次 $\Delta\Sigma$ AD変調器の回路



$\Delta\Sigma$ 変調器入出力波形



2次 $\Delta\Sigma$ AD変調器



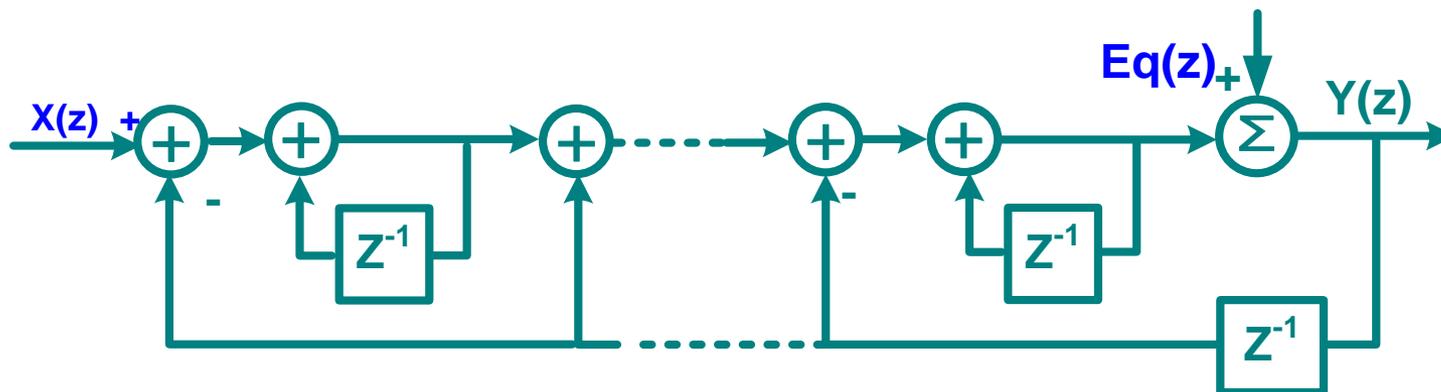
$$Y(z) = E_q(z) + \frac{1}{1-z^{-1}} \left(-z^{-1}Y(z) + \frac{1}{1-z^{-1}} (X(z) - z^{-1}Y(z)) \right)$$

$$Y(z) = X(z) + (1-z^{-1})^2 E_q(z)$$

$$\text{STF}(z) = 1, \quad \text{NTF}(z) = (1-z^{-1})^2$$

2nd-Order
Noise Shaping

N次 $\Delta\Sigma$ AD変調器



$$Y(z) = X(z) + (1 - z^{-1})^N E_q(z)$$

$$STF(z) = 1$$

$$NTF(z) = (1 - z^{-1})^N$$

N>2の場合、動作が不安定になる可能性がある
設計上の注意・工夫が必要

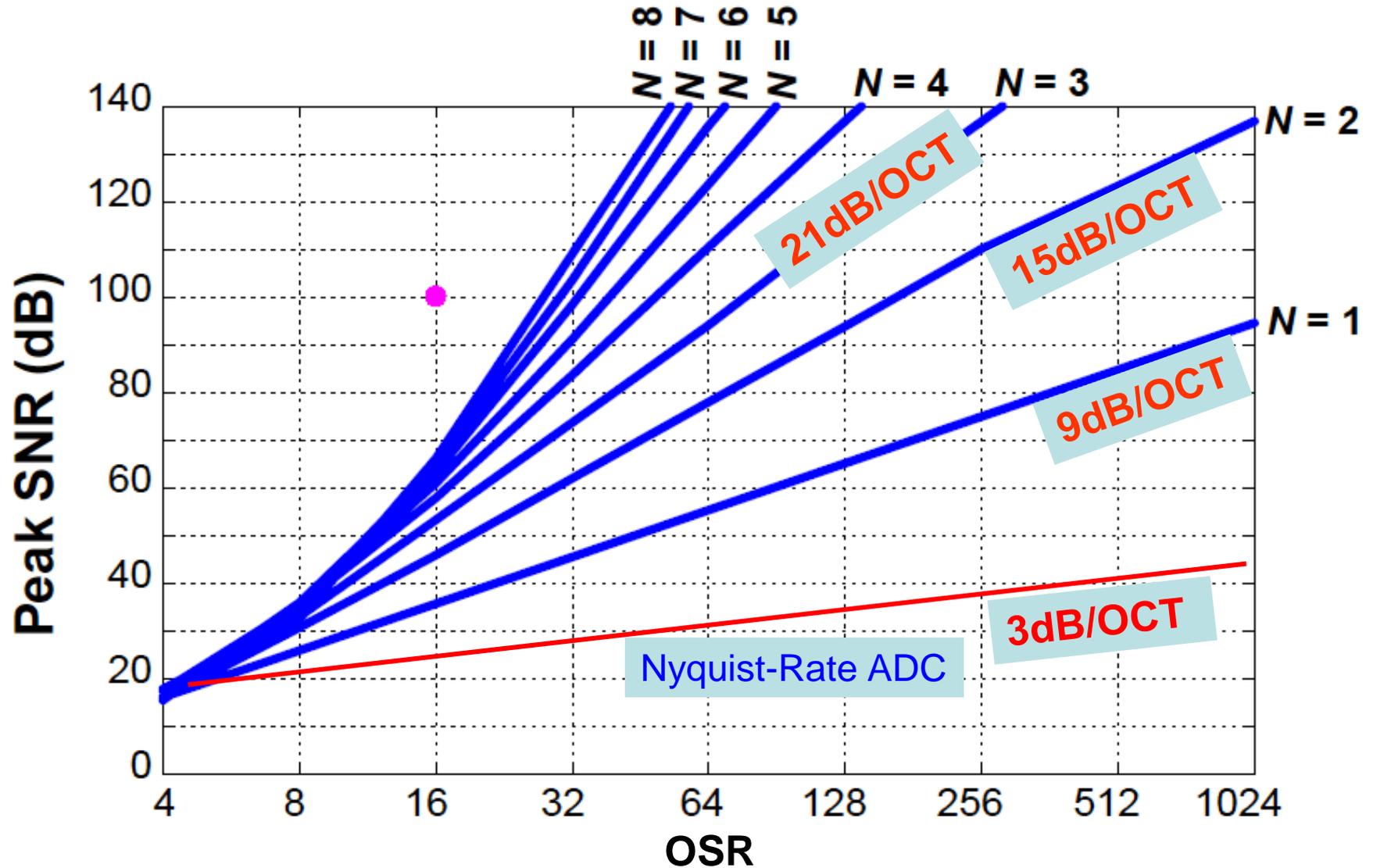
性能の犠牲で安定性を確保

ゼロ点の分散、最適化

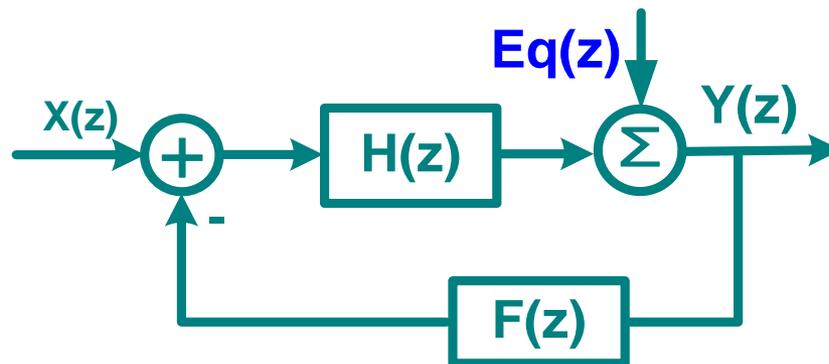
係数の最適化

NTFゲイン、ピークSNRと入力レンジはトレードオフ

変調器の次数とSNR(次数:積分器の数)



△ Σ AD変調器の汎用システム表現



$$Y(z) = \frac{H(z)}{1 + H(z)F(z)} X(z) + \frac{1}{1 + H(z)F(z)} Eq(z)$$

$$STF(z) = \frac{H(z)}{1 + H(z)F(z)} = z^{-k} \quad \text{位相の遅れ}$$

$$NTF(z) = \frac{1}{1 + H(z)F(z)} = (1 - z^{-1})^k \quad \text{微分特性}$$

システムレベル設計では、STFとNTFを満たすため、 $H(z)$ と $F(z)$ を決める。

高次 $\Delta \Sigma$ AD変調器の実現手法

安定性のために

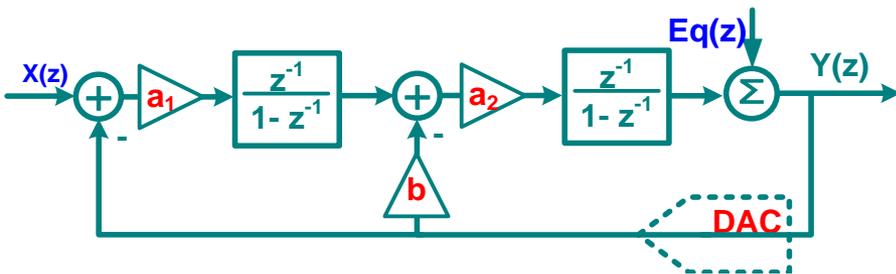
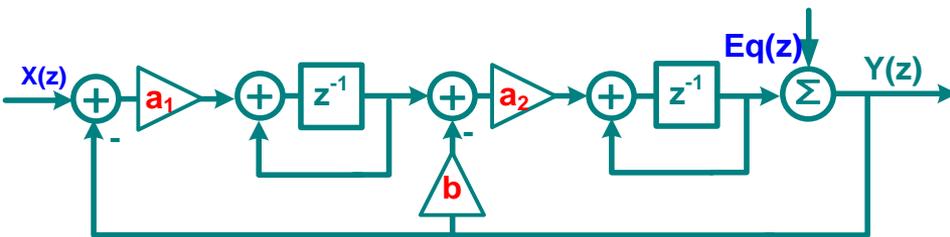
- 係数の最適化
- フィードフォワード
- ローカル・フィードバック
- マルチビット構成
- MASH(カスケード)構成
- ノイズ結合

2次1bit $\Delta\Sigma$ AD変調器の設計例

- 変調器のアーキテクチャ (MATLAB)
- 変調器の係数 (MATLAB)
- 変調器の回路構成 (SPICE)

2次 $\Delta\Sigma$ AD変調器のアーキテクチャ

Boser-Wooley変調器



$$Y(z) = \frac{a_1 a_2 z^{-2}}{D(z)} X(z) + \frac{(1 - z^{-1})^2}{D(z)} Eq(z)$$

$$STF(z) = \frac{a_1 a_2 z^{-2}}{D(z)}$$

$$NTF(z) = \frac{(1 - z^{-1})^2}{D(z)}$$

$$D(z) = (1 - z^{-1})^2 + a_2 b z^{-1} (1 - z^{-1}) + a_1 a_2 z^{-2}$$

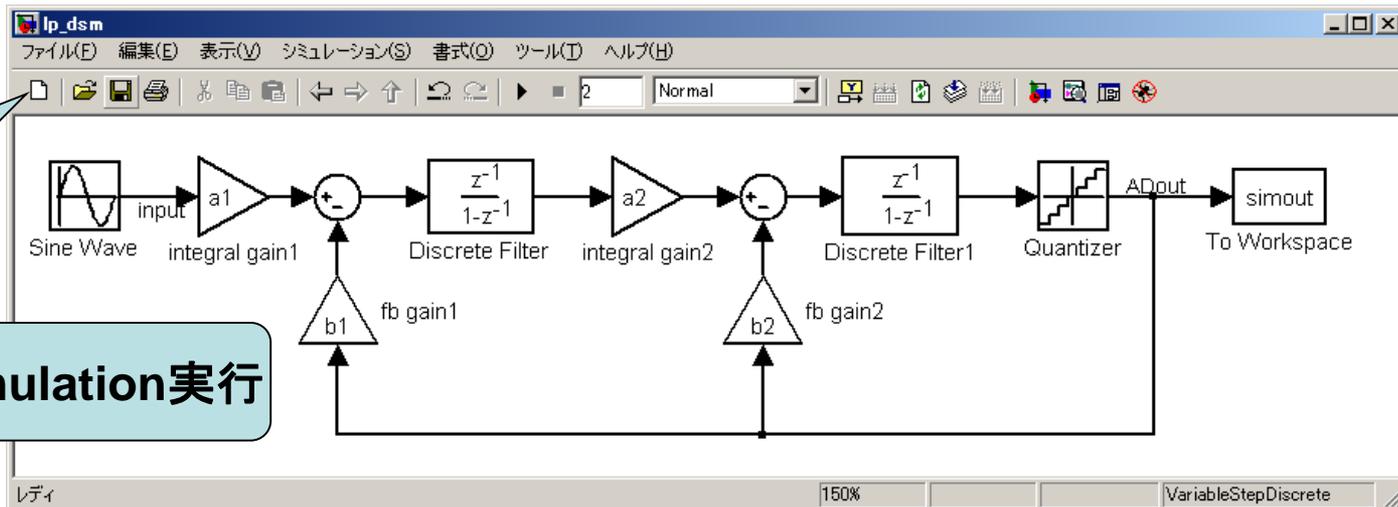
STF(z) = z^{-2} , NTF(z) = $(1 - z^{-1})^2$ を満たすため、

$a_1 a_2 = 1$, $a_2 b = 2$ は**必要条件**

$a_1 = a_2 = 1, b = 2$ or $a_1 = 0.5, a_2 = 2, b = 1$ となる

MATLABによるシミュレーション

1. Simulinkで
ブロック図作成



3. Simulation実行

2. パラメータ設定

```

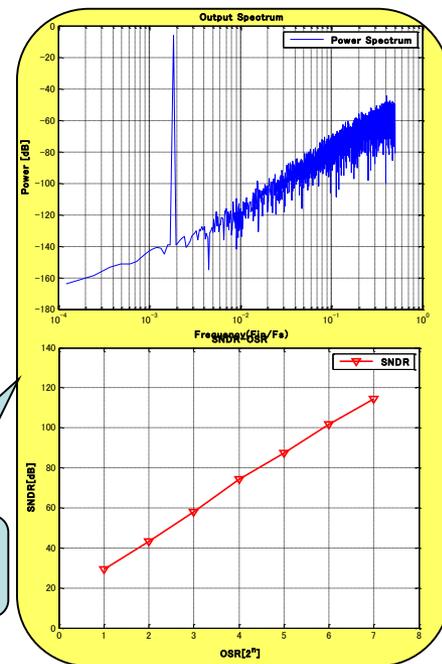
1 %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
2 % Delta-Sigma Modulator (DSM) Simulation %
3 % Pre-Setup Parameter for 2nd-order LP DSM %
4 % Modified By Hao SAN san@el.gunma-u.ac.jp %
5 %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
6 close all; clear; clc;
7 nn = 13; % Change nn to change Number of Sampling
8 Fs=2*nn; % Number of Samplings
9 A = 1; % Amplitude of Sin Wave
10 Fin = 2*5-1; % Input Freq of Sin Wave
11 %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
12 % DSM Coefficients Setup %
13 a1=1; a2=1; b1=1; b2=2;
    
```

4. FFT等演算・処理

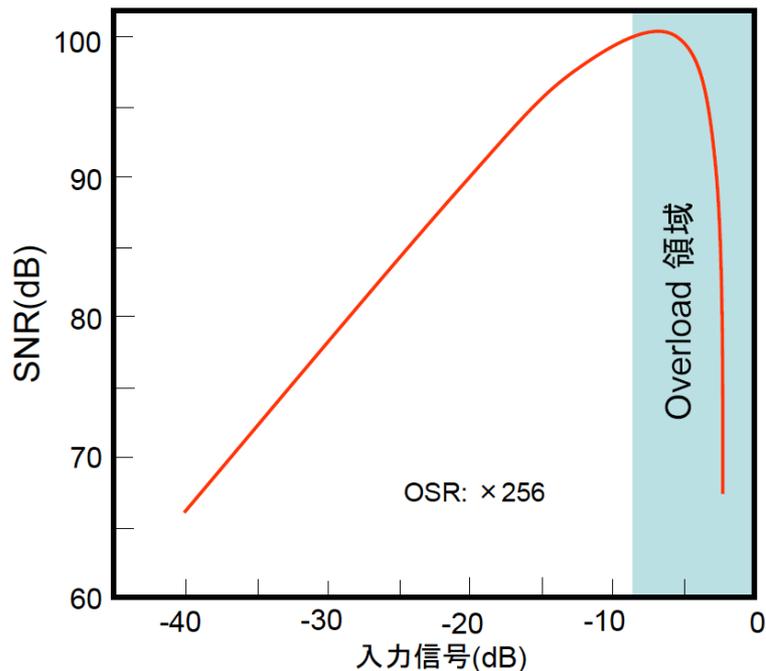
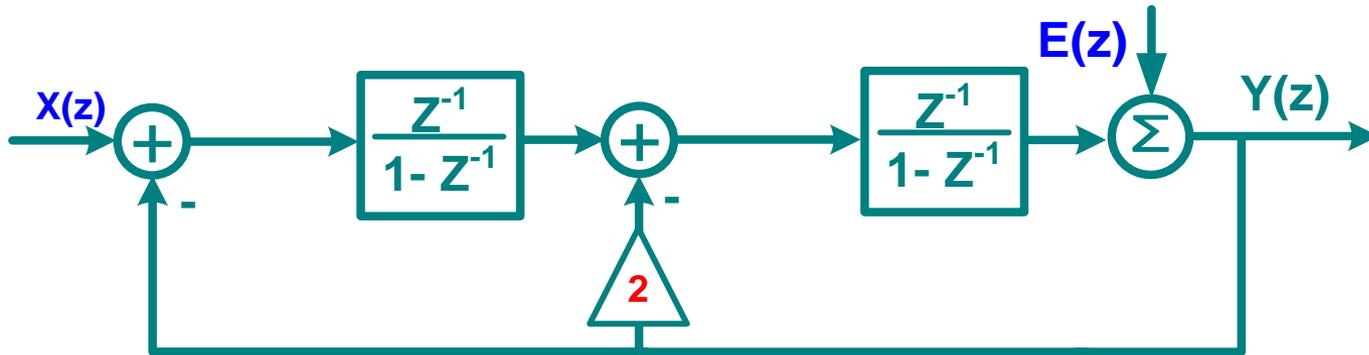
```

1 %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
2 % DSM Power Spectrum & SNR Calculation program %
3 % Modified by H. SAN san@el.gunma-u.ac.jp %
4 %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
5 close all;
6 %%% Simuout -- FFT -- Power -- Decibel %%%
7 xfftre=fft(simout(Fs+1:Fs*2),Fs)/Fs; % FFT Calculation
8 youtre = xfftre.*conj(xfftre); % Power
9 Po_db_re= 10*log10(youtre); % Decibel
10 %%% Power Spectrum PLOT in Linear Scale %%%
11 %%% Axes Setup %%%
12 xarray=0:1/(length(xfftre)-1):1;
    
```

5. 処理結果



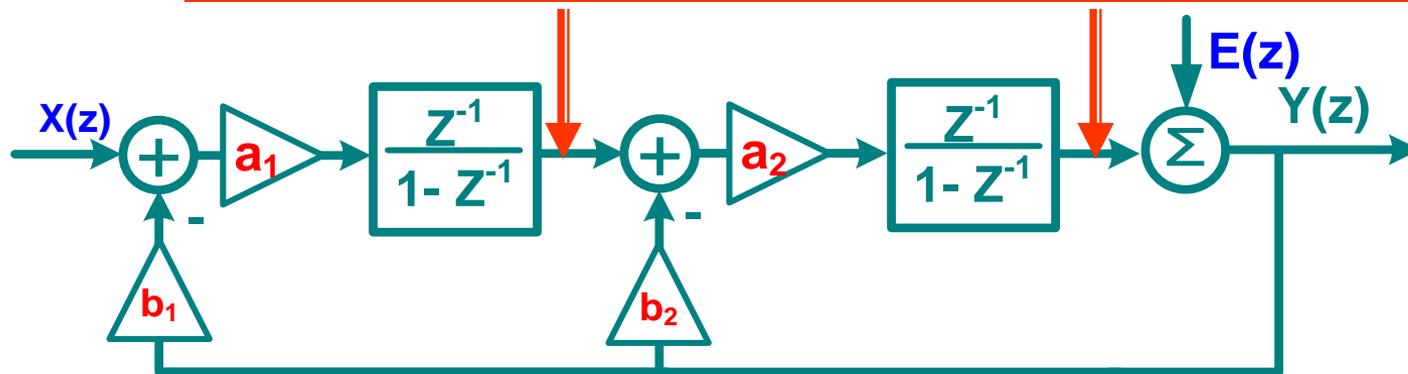
オーバー・ロード



実際の積分回路では、
VDD近辺で出力電圧が飽和し、
変調器の動作が制限され、
SNRが下がってしまう。
SNR改善のために
係数の最適化が必要

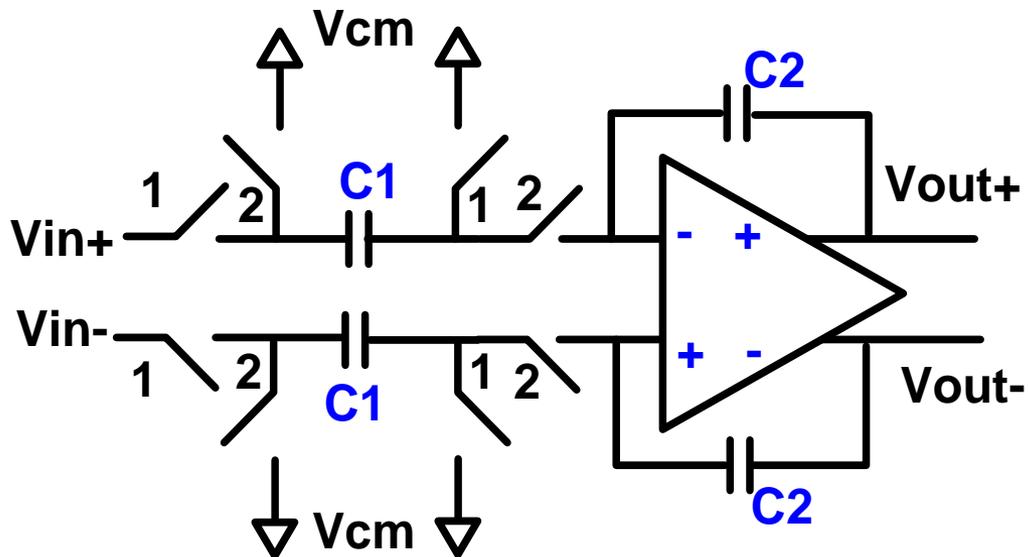
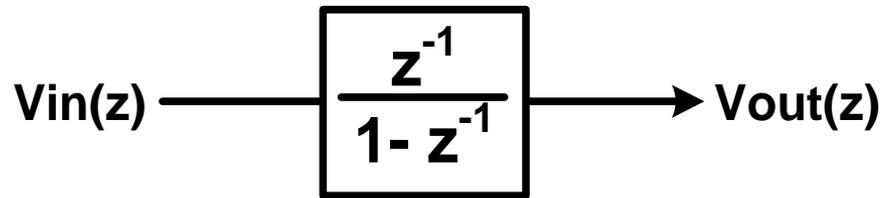
Simulinkで変調器係数の最適化

Simulinkで積分器の出力波形を観測し、
最大出力値はほぼ同じなるように係数を決定



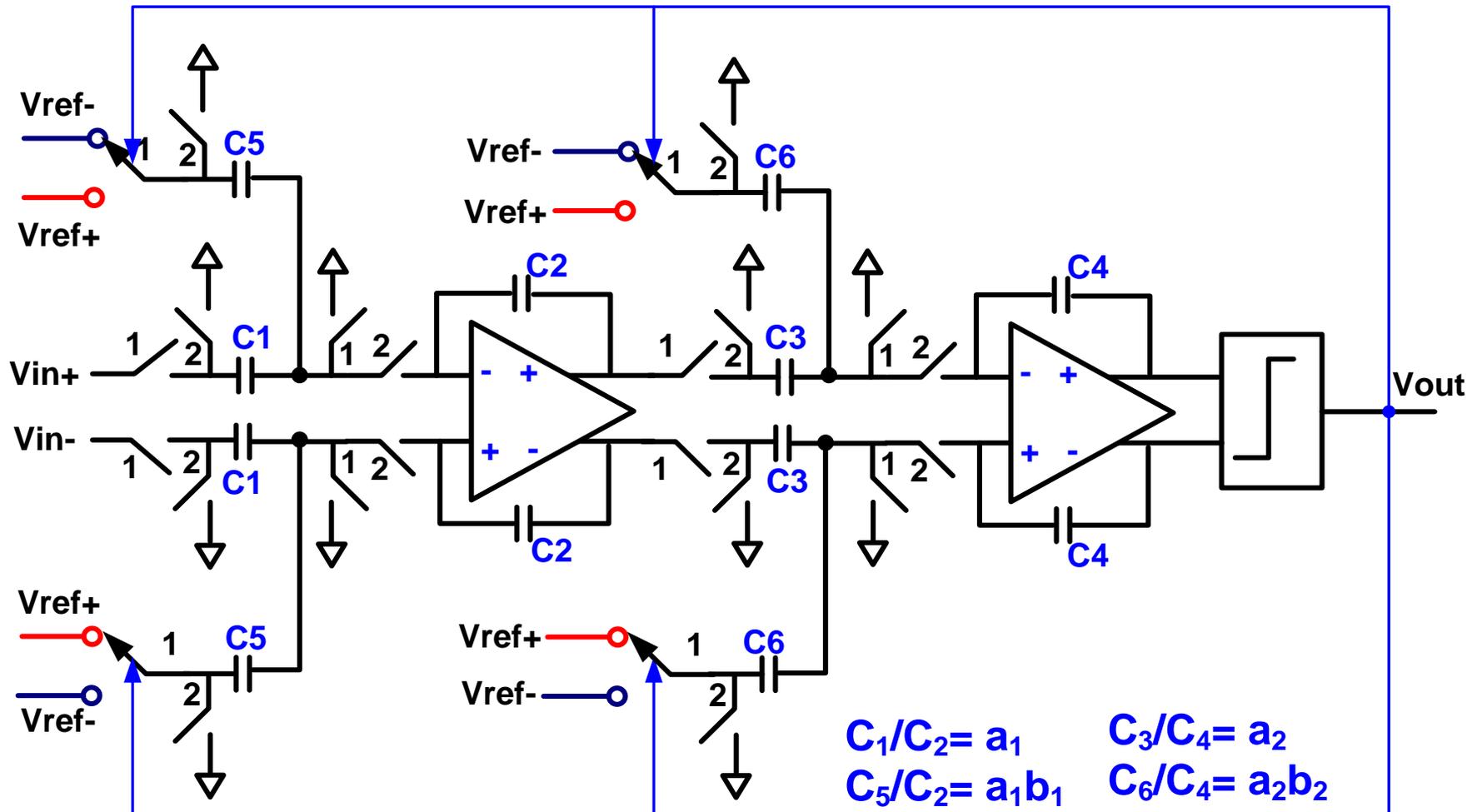
$$a_1=1/3, b_1=2, a_2=3/2, b_2=4/3$$

積分器の実現回路



$$V_{out}(z) = \frac{C1}{C2} \cdot \frac{z^{-1}}{1 - z^{-1}} V_{in}(z)$$

2次 $\Delta\Sigma$ AD変調器SC回路構成

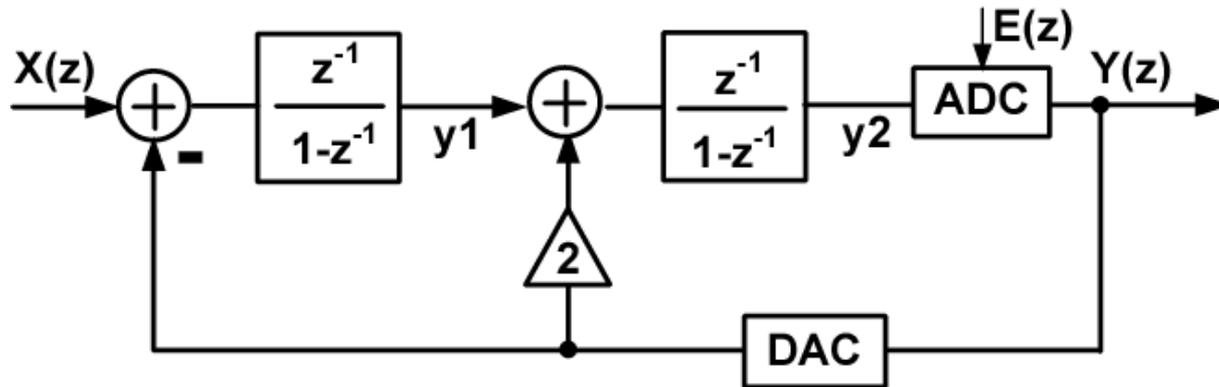


SPICEでSimulationを行い、回路動作を確認

$\Delta\Sigma$ AD変調器の高精度化手法

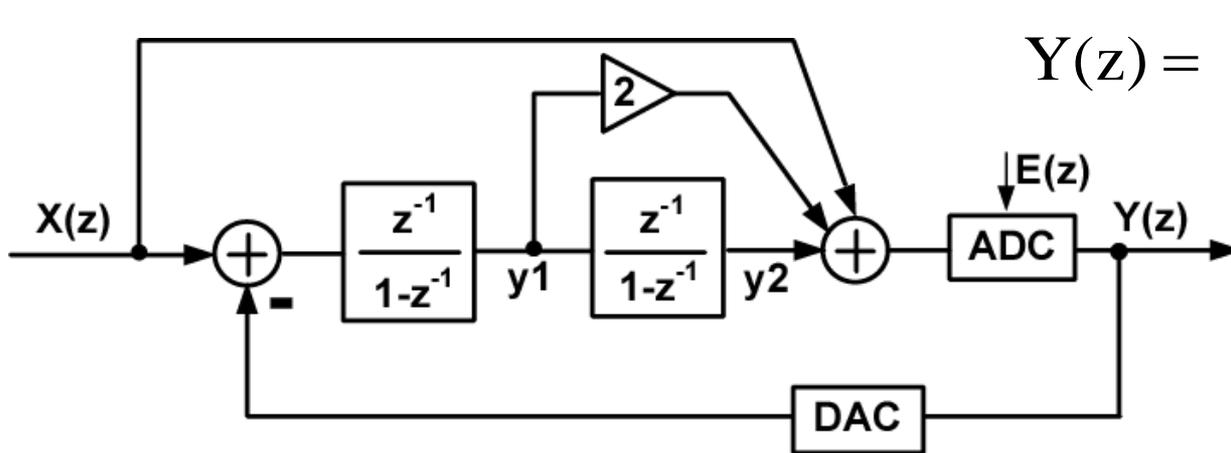
フルフィードフォワード構成

フルフィードフォワード型 $\Delta\Sigma$ AD変調器



FB型 $\Delta\Sigma$ AD変調器

$$Y(z) = z^{-1} X(z) + (1 - z^{-1})^2 E(z)$$

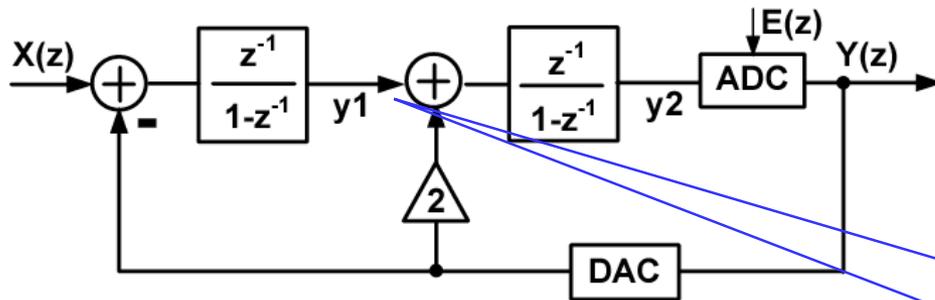


FF型 $\Delta\Sigma$ AD変調器

$$Y(z) = X(z) + (1 - z^{-1})^2 E(z)$$

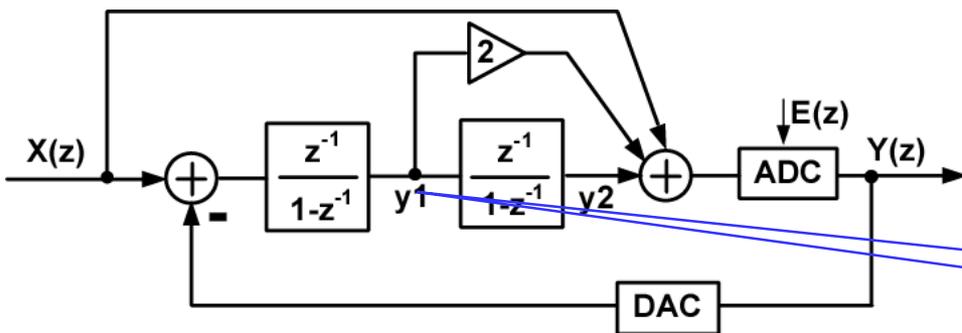
FB型とFF型の比較(1): 伝達関数

フィードバック(FB)型



$$Y(z) = z^{-1} X(z) + (1 - z^{-1})^2 E(z)$$

フィードフォワード(FF)型

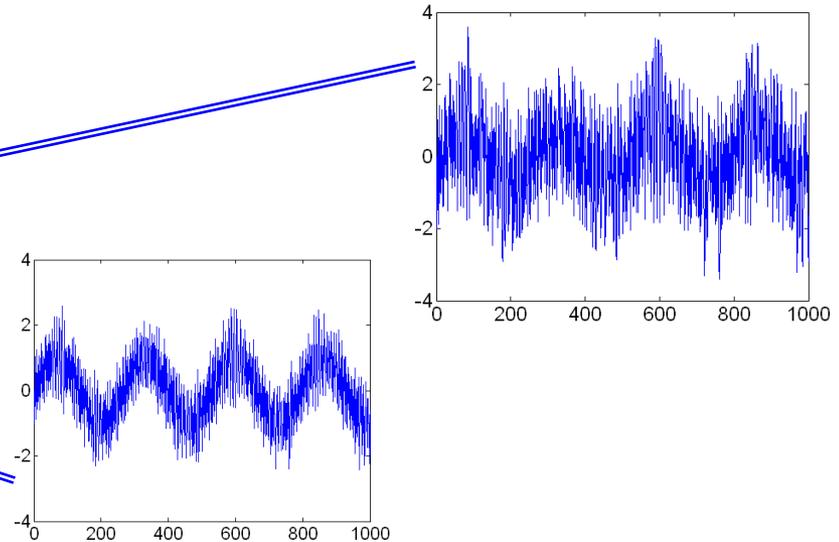
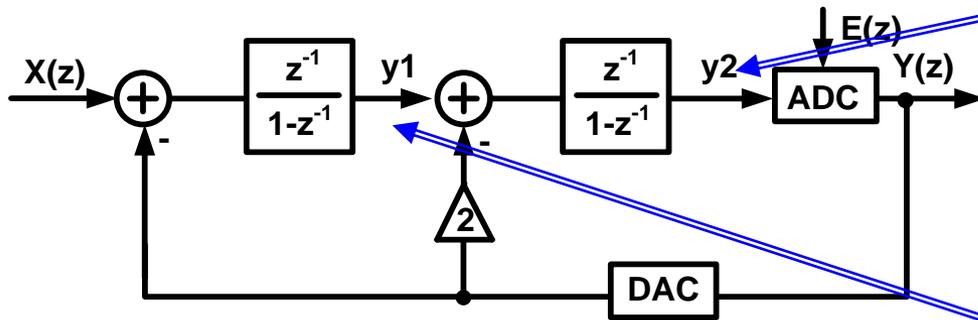


$$Y(z) = X(z) + (1 - z^{-1})^2 E(z)$$

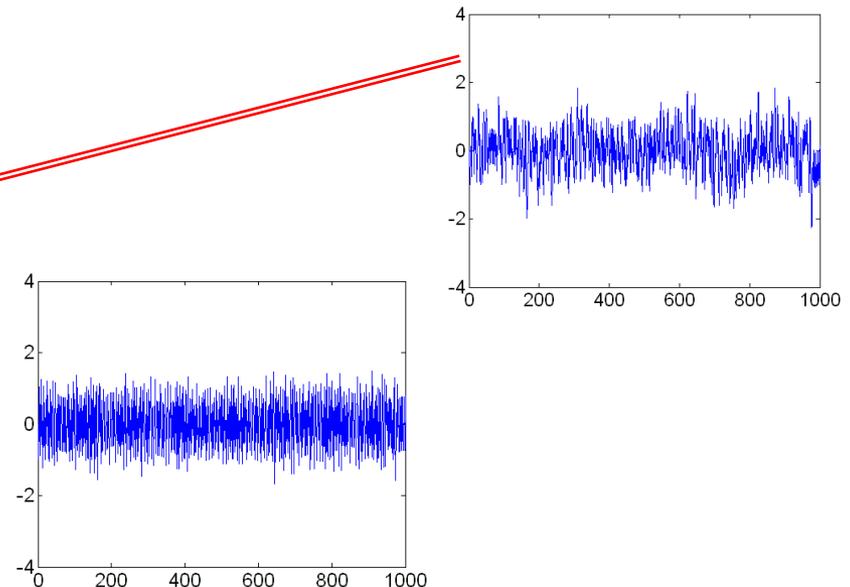
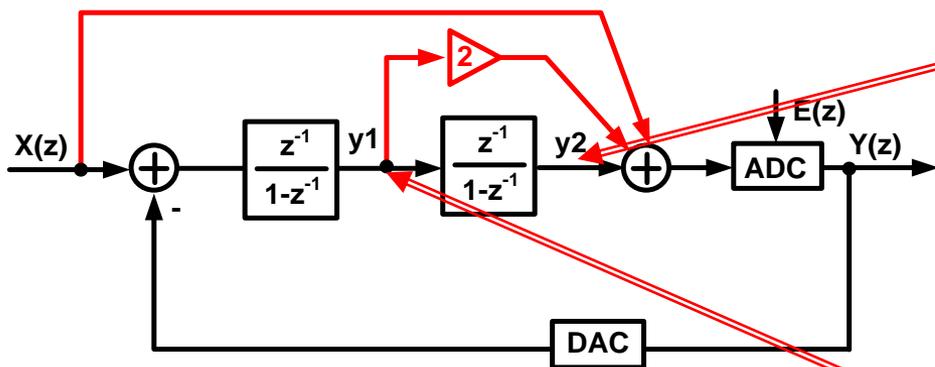
$$y_1(z) = \underline{\hspace{2cm}} z^{-1} (1 - z^{-1}) E(z)$$

FB型とFF型の比較(2): 内部ノード電圧

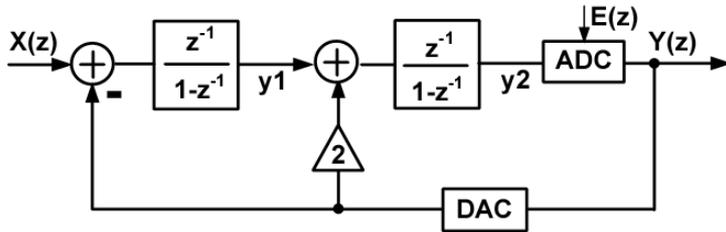
フィードバック(FB)型



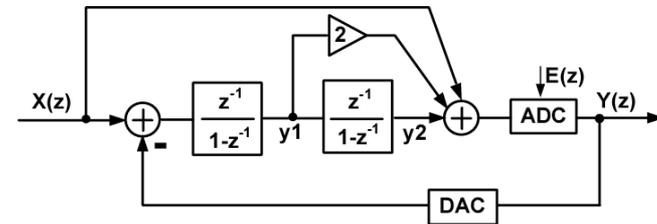
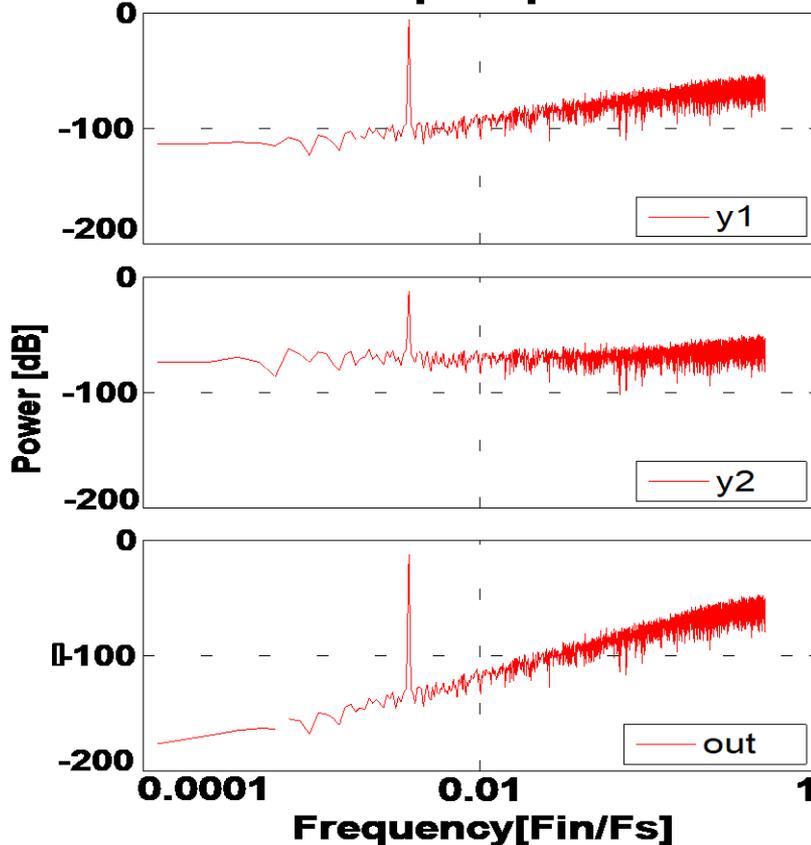
フィードフォワード(FF)型



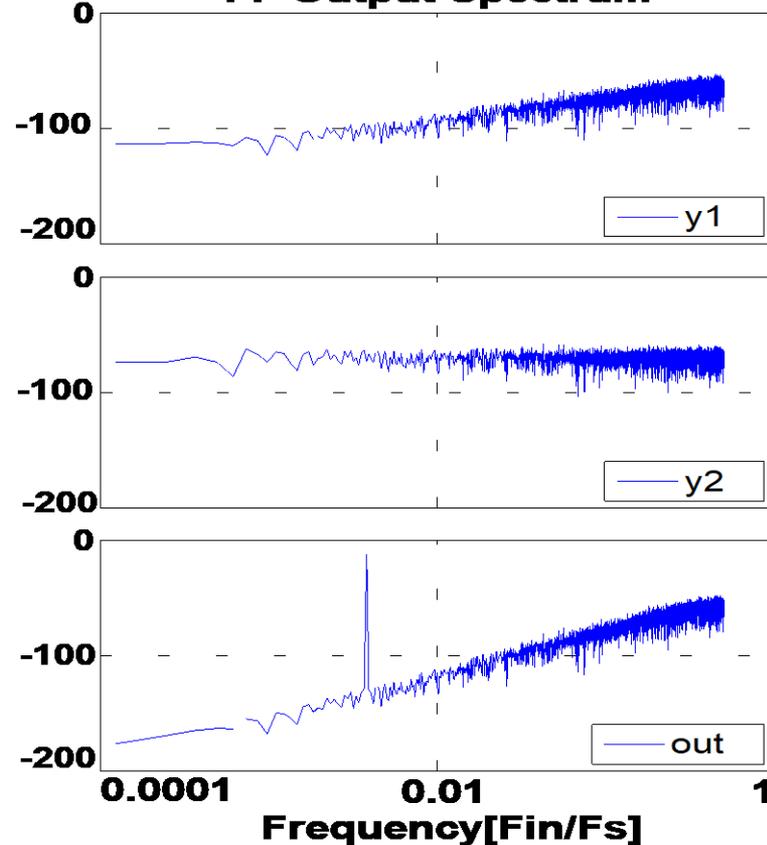
FB型とFF型の比較(3): スペクトル



FB Output Spectrum

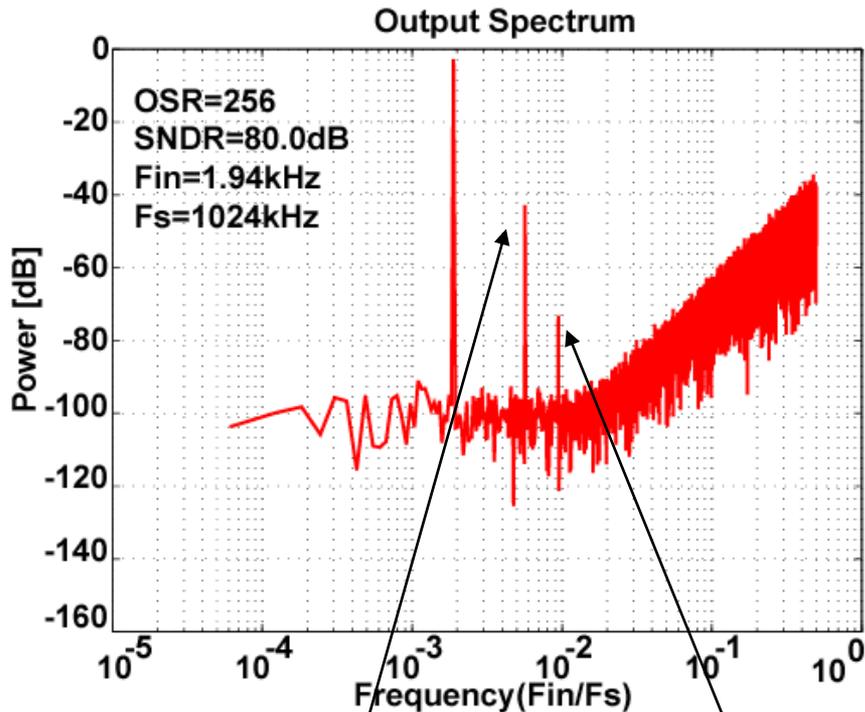


FF Output Spectrum

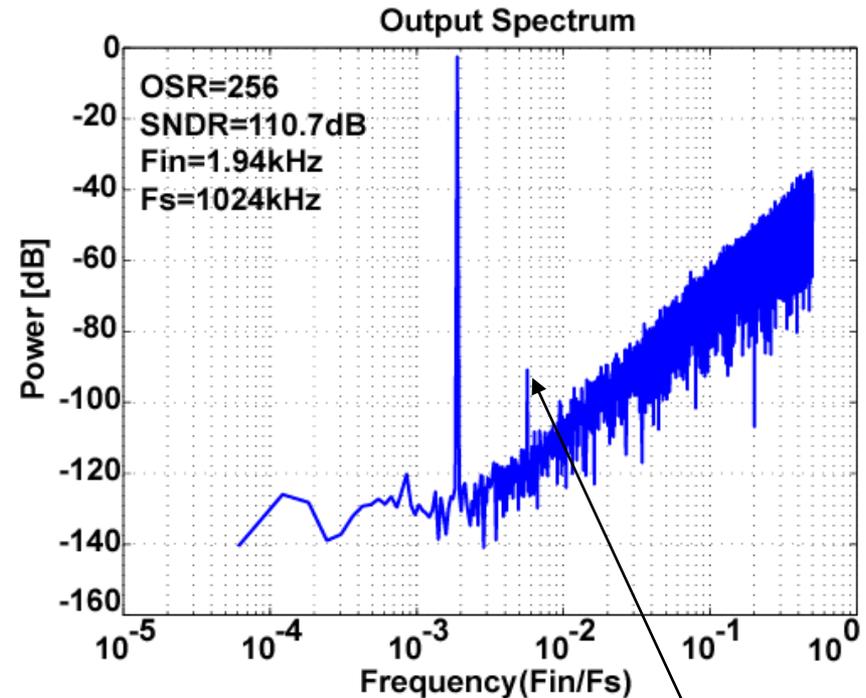


FB型とFF型の比較(4): 歪み

FB型 $\Delta \Sigma$ AD変調器



FF型 $\Delta \Sigma$ AD変調器

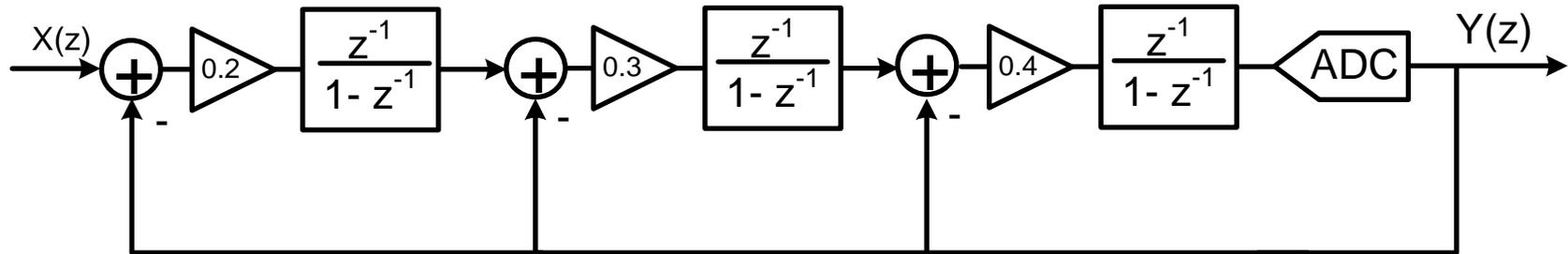


OP-Ampの非線形性によって生じる歪み成分

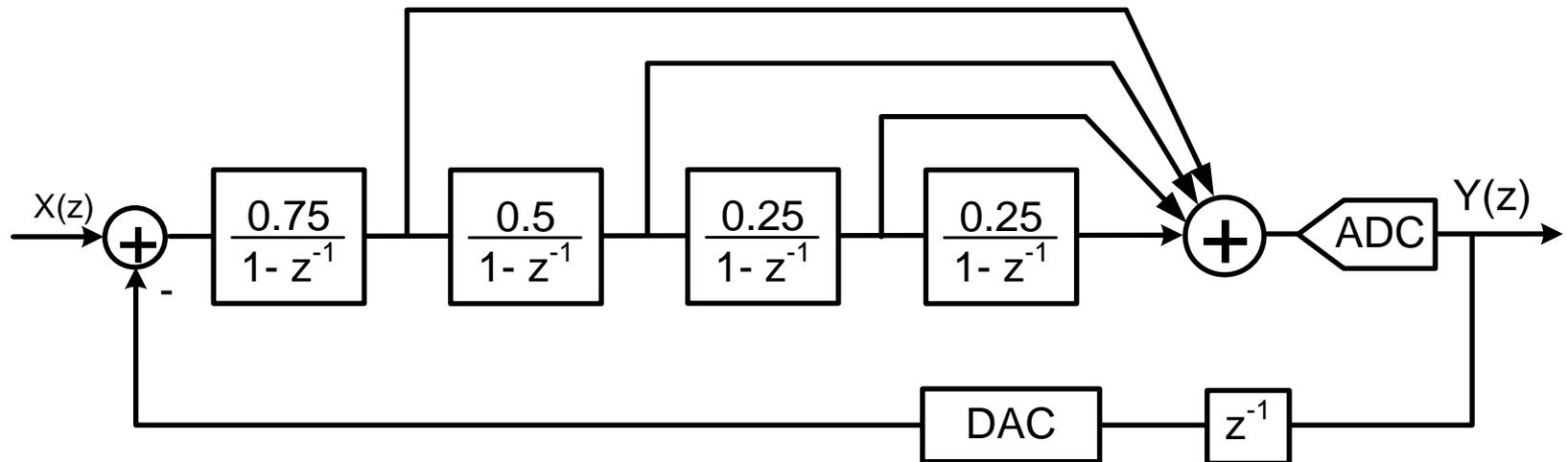
高次 $\Delta\Sigma$ AD変調器の構成

高次 $\Delta\Sigma$ AD変調器

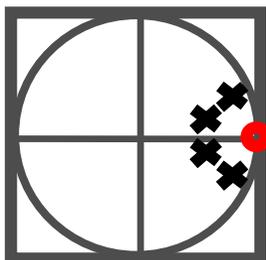
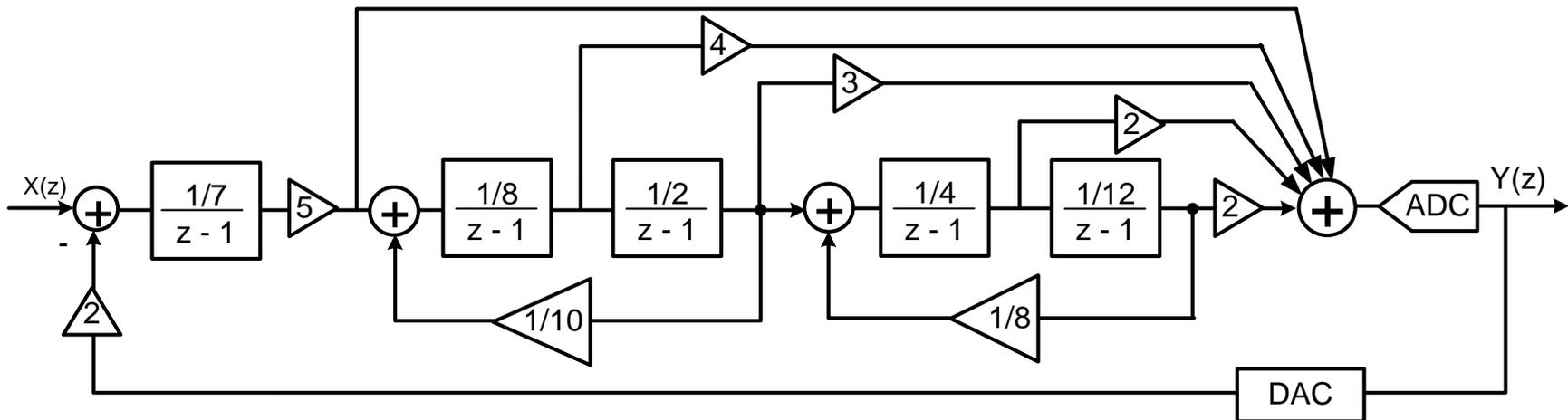
係数の最適化



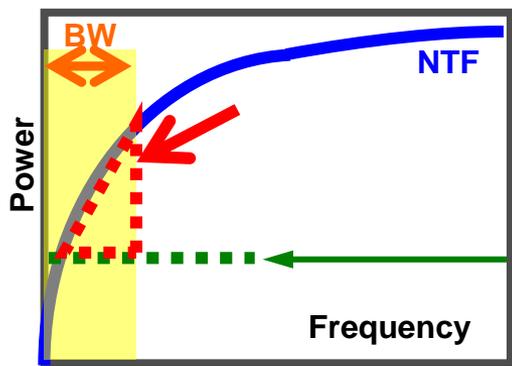
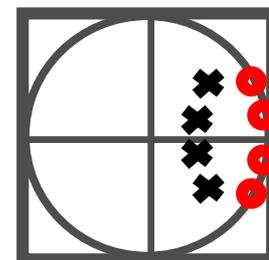
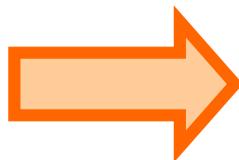
フィードフォワード構成



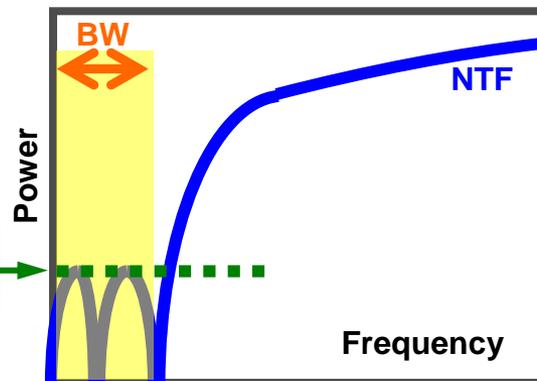
高次 $\Delta\Sigma$ AD変調器のローカルフィードバック



ゼロ点分散

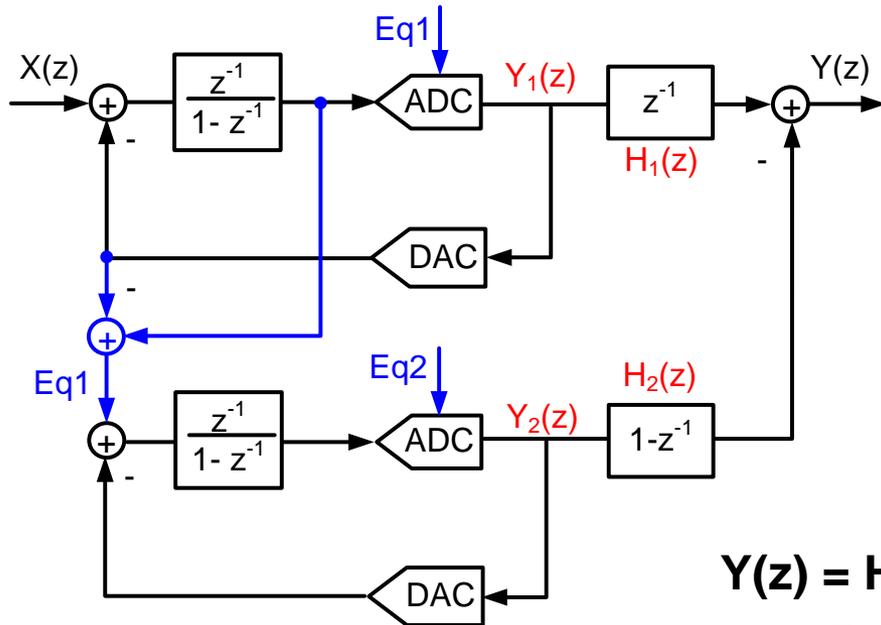


熱雑音フロア



MASH型 $\Delta\Sigma$ AD変調器(Cascade)

Multi-stage noise-Shaping Modulator



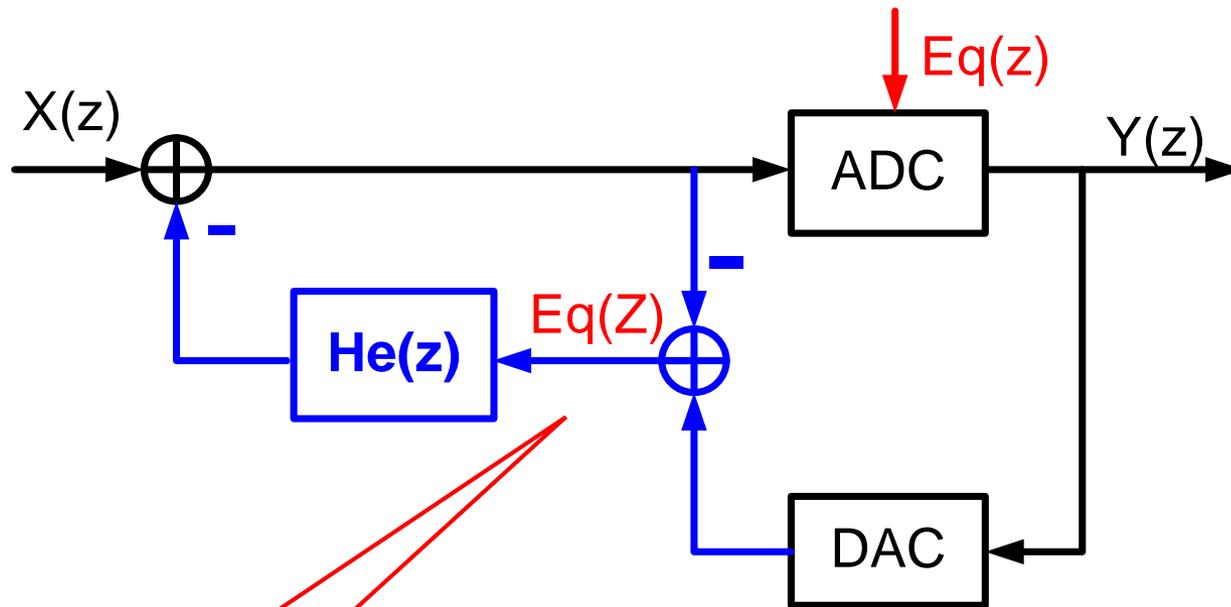
$$Y_1(z) = z^{-1} X(z) + (1 - z^{-1})Eq1(z)$$

$$Y_2(z) = z^{-1}Eq1(z) + (1 - z^{-1})Eq2(z)$$

$$\begin{aligned} Y(z) &= H_1(z)Y_1(z) - H_2(z)Y_2(z) \\ &= z^{-1}Y_1(z) - (1 - z^{-1})Y_2(z) \\ &= z^{-2}X(z) + z^{-1}(1 - z^{-1})Eq1(z) \\ &\quad - z^{-1}(1 - z^{-1})Eq1(z) - (1 - z^{-1})^2Eq2(z) \\ Y(z) &= z^{-2}X(z) - (1 - z^{-1})^2Eq2(z) \end{aligned}$$

- 二つの1次ループで2次のノイズシェーピングを実現
- $H_1(z)NTF_1(z) = H_2(z)STF_2(z)$: 高いマッチング特性が必要
- ミスマッチがあると, Eq1のノイズ漏れが生じてしまう

エラーフィードバック

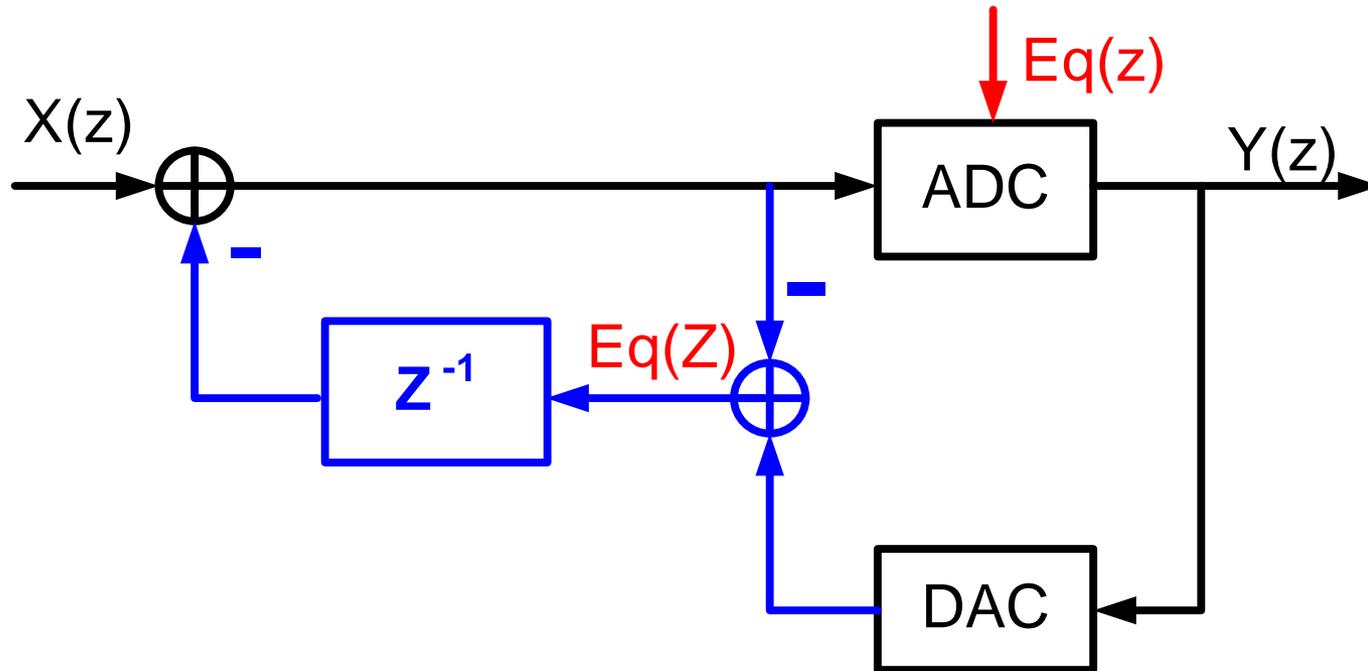


エラー
フィードバック

$$Y(z) = X(z) + (1 - H_e(z)) \cdot E_q(z)$$

$H_e(z)$ を変更することにより、伝達関数を設計できる

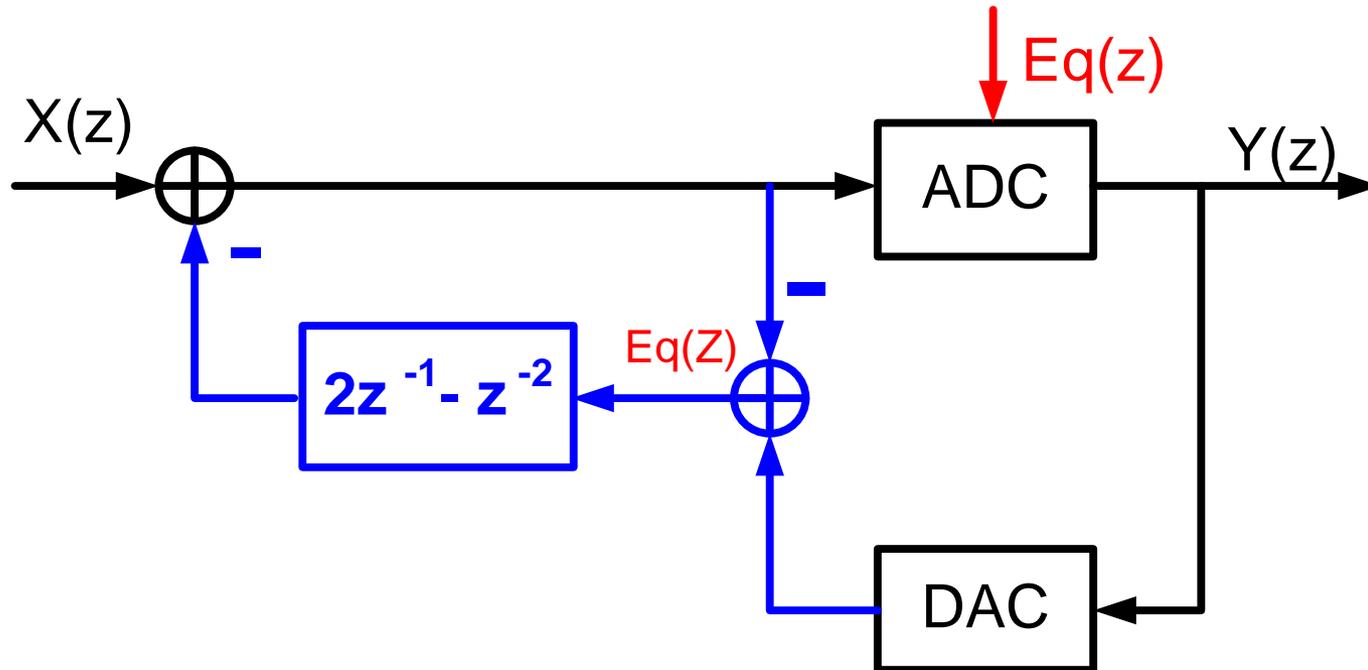
エラーフィードバック: 1次ノイズシェーピング



$$Y(z) = X(z) + (1 - z^{-1}) \cdot Eq(z)$$

1次ノイズシェーピング

エラーフィードバック: 2次ノイズシェーピング

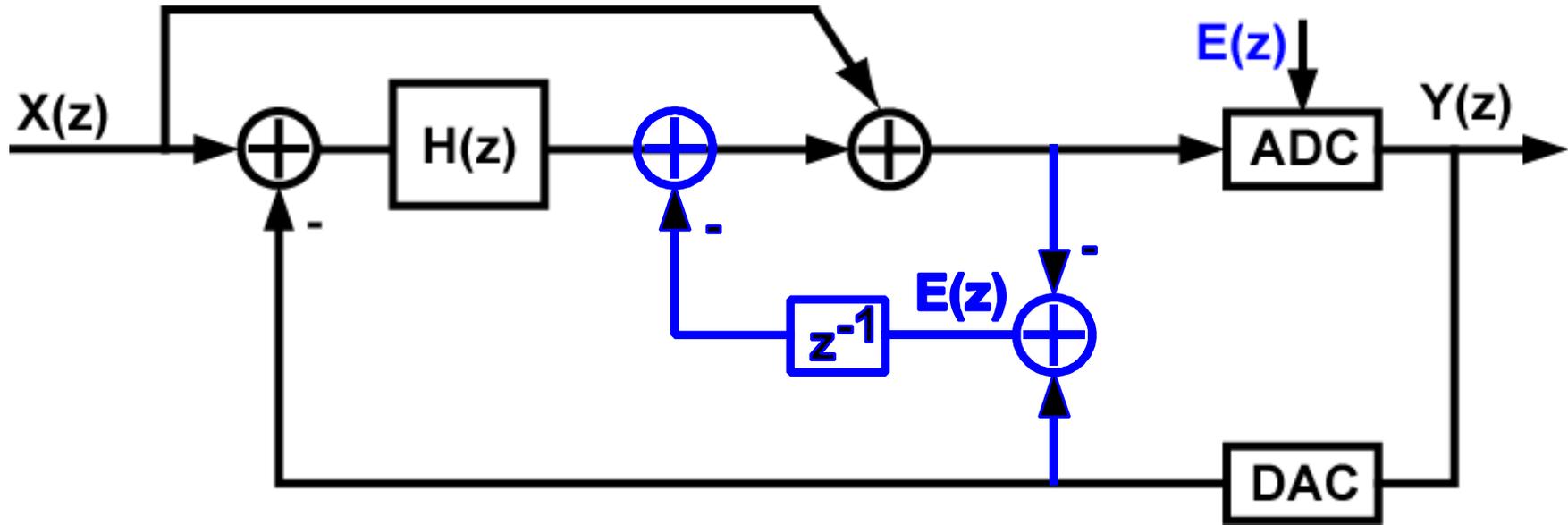


$$Y(z) = X(z) + (1 - 2z^{-1} + z^{-2}) \cdot Eq(z)$$

$$Y(z) = X(z) + \underline{\underline{(1 - z^{-1})^2}} \cdot Eq(z)$$

2次ノイズシェーピング

$\Delta\Sigma$ DACには多用されが、
 $\Delta\Sigma$ ADCの適用は制限される

ノイズ結合型 $\Delta\Sigma$ AD変調器

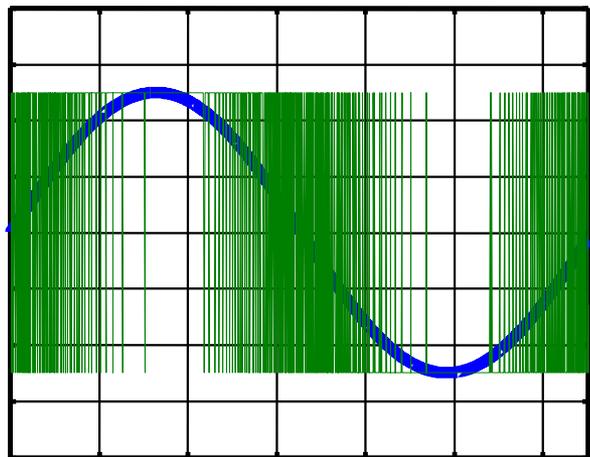
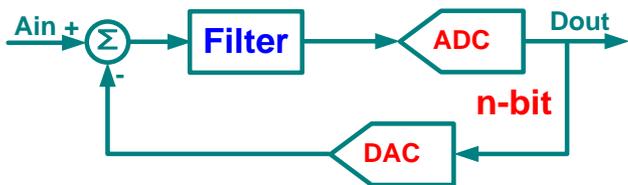
$$Y(z) = X(z) + \frac{1}{1 + H(z)} \cdot \underline{(1 - z^{-1})} E(z)$$

NTF

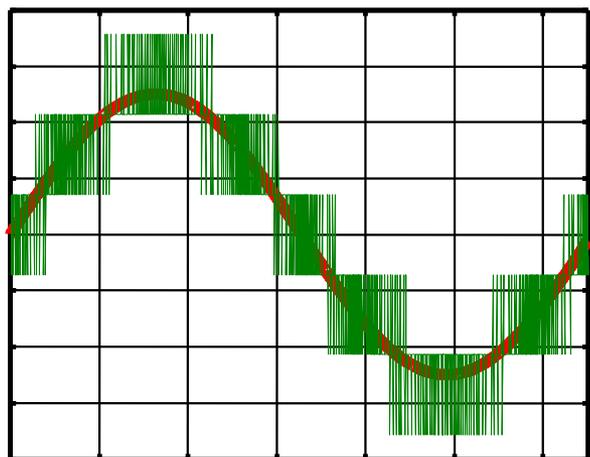
積分回路(AMP)の追加せず、
効率的に高次の変調器を実現

マルチビット $\Delta\Sigma$ AD変調器

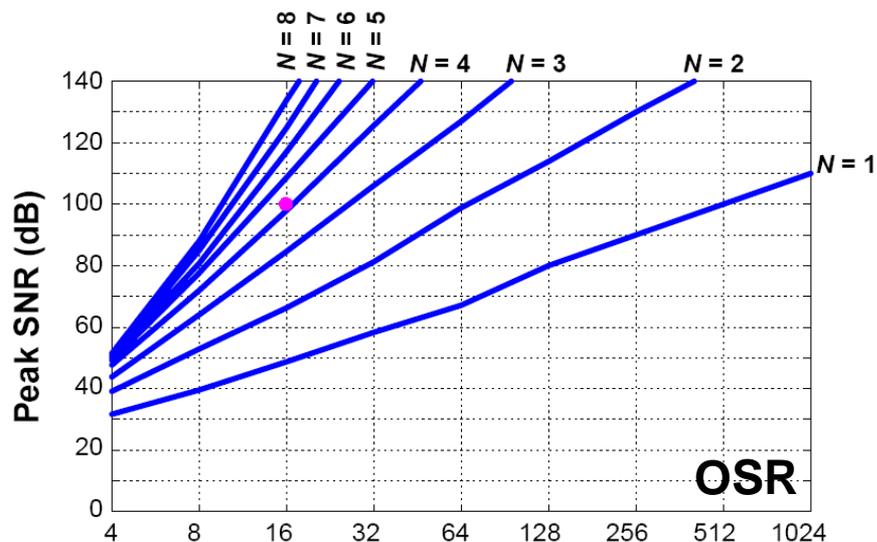
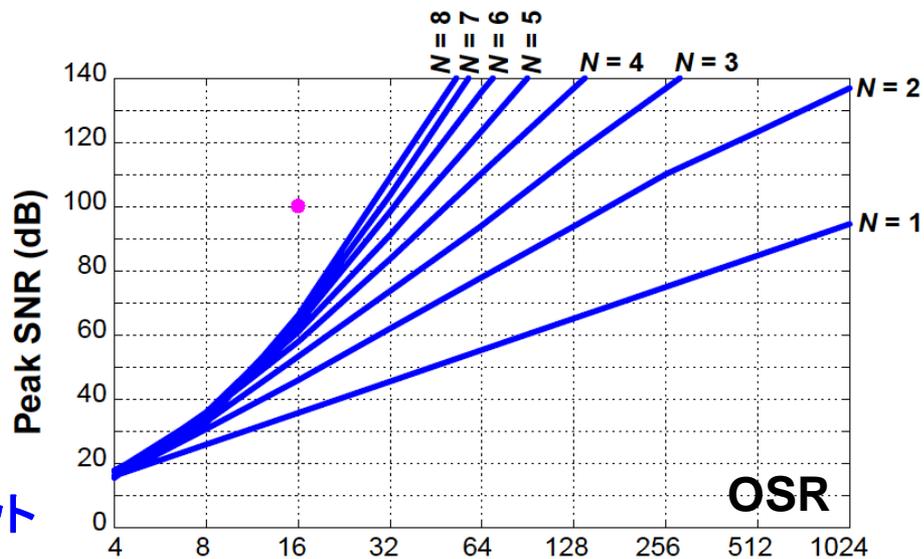
マルチビット $\Delta\Sigma$ AD変調器



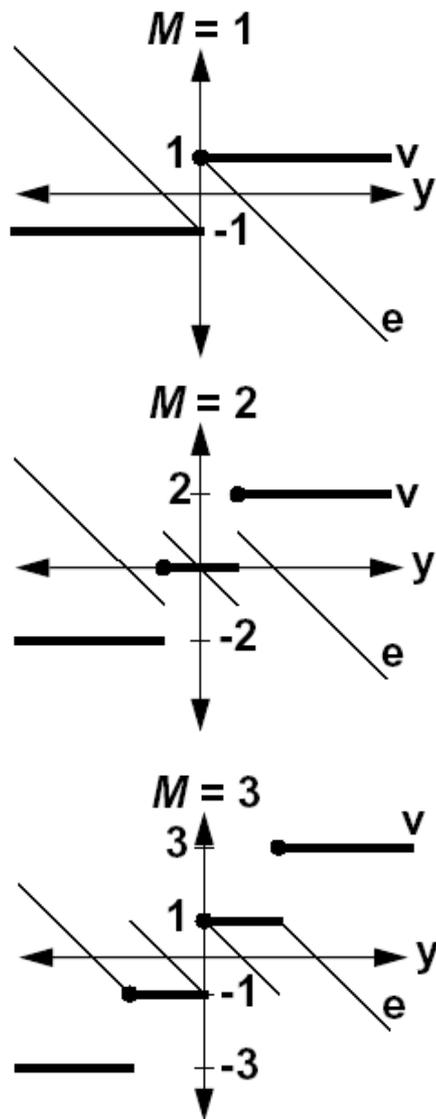
シングルビット



マルチビット



シングルビット vs マルチビット



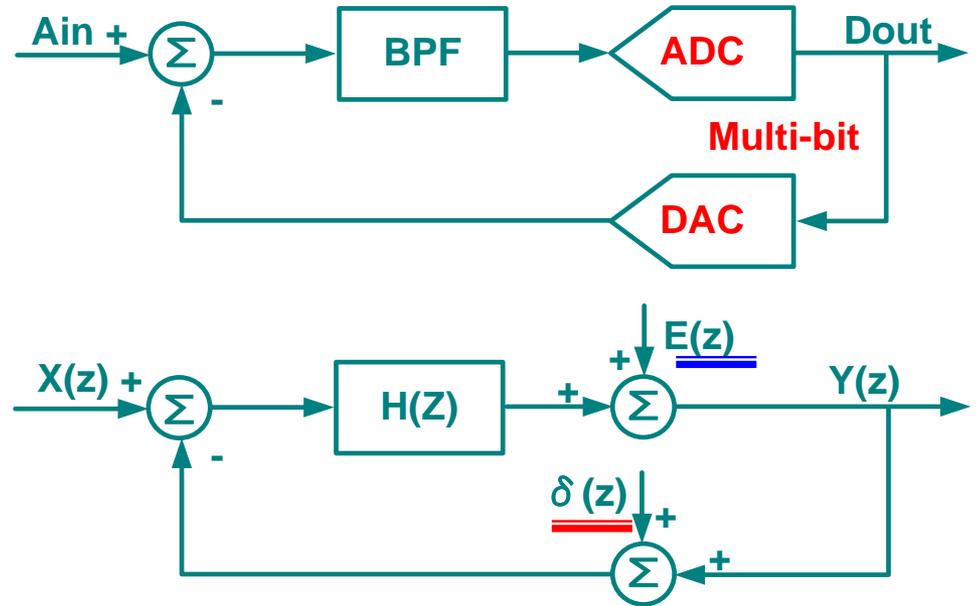
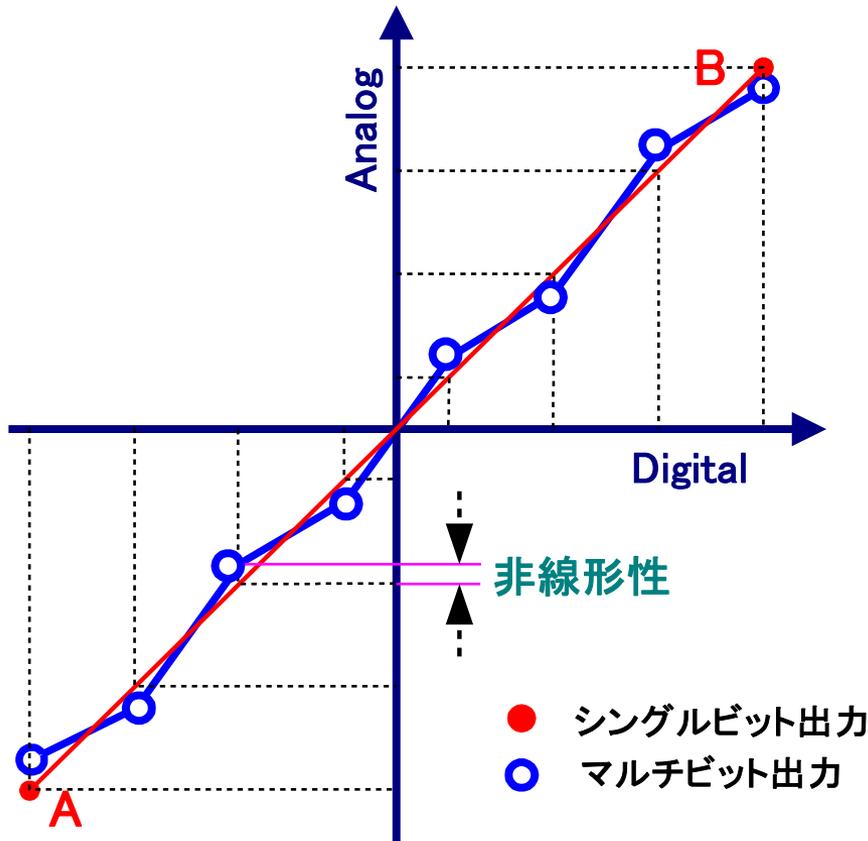
Single-bit -- 内部ADC/DAC回路は簡単
高精度が困難、安定性が問題

- OSRが大
 - サンプル周波数が高い
 - 変調器回路は高速
- フィルタの次数が高い
 - 回路が複雑
 - 安定性の問題

Multi-bit -- 内部ADC/DAC回路は比較的大

- 量子化のステップの減少
 - 量子化誤差が小 → SNRは6dB/bit改善
- アンプのスルーレートの要求が緩和される
 - アンプの低消費電力化
 - 安定性が良くなり
- 最大入力信号レベルが高くなり、SNR改善
- マルチビットDACの非線形性が問題

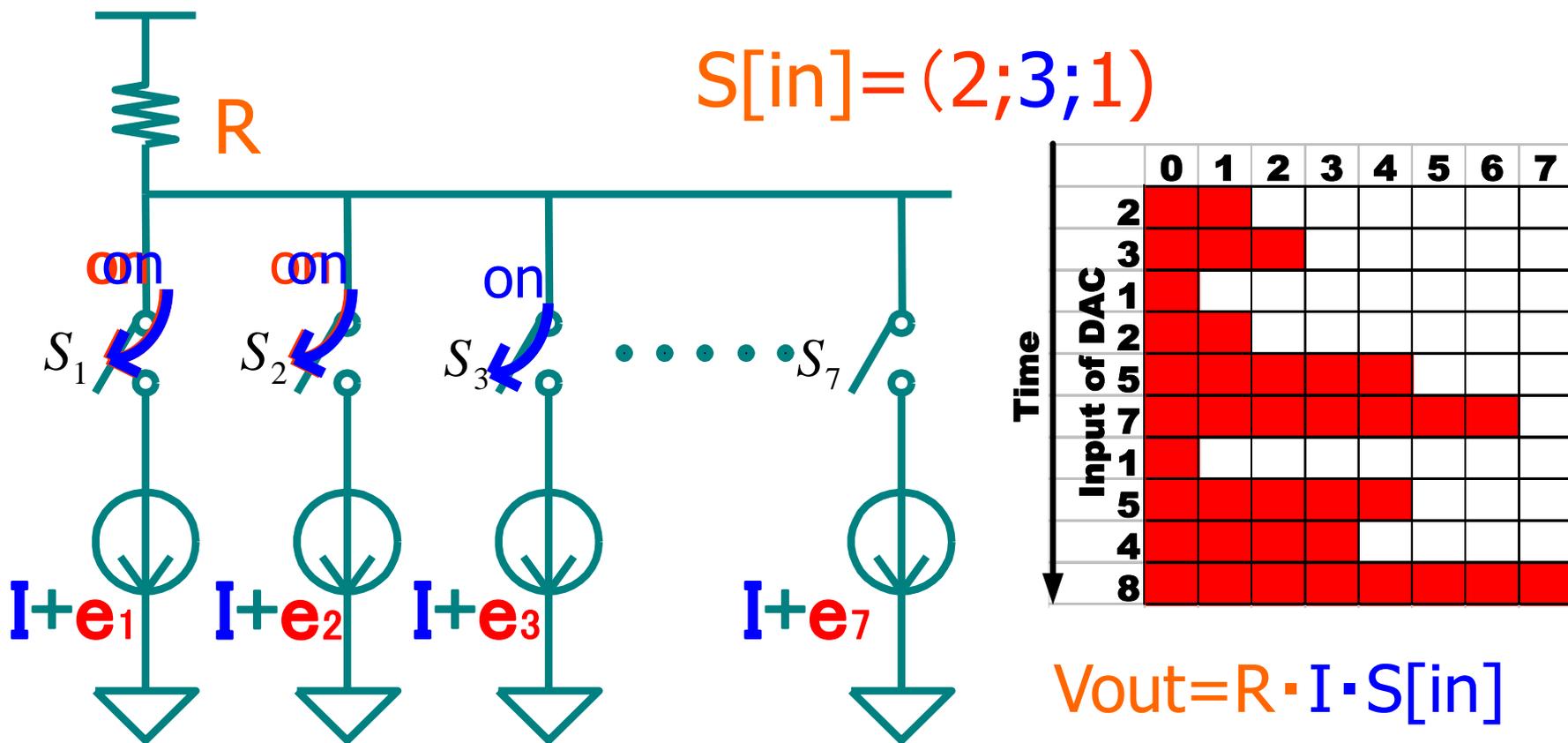
マルチビットDACの非線形性



$$Y(z) = \frac{H(z)}{1 + H(z)} \cdot [X(z) - \delta(z)] + \frac{1}{1 + H(z)} \cdot E(z)$$

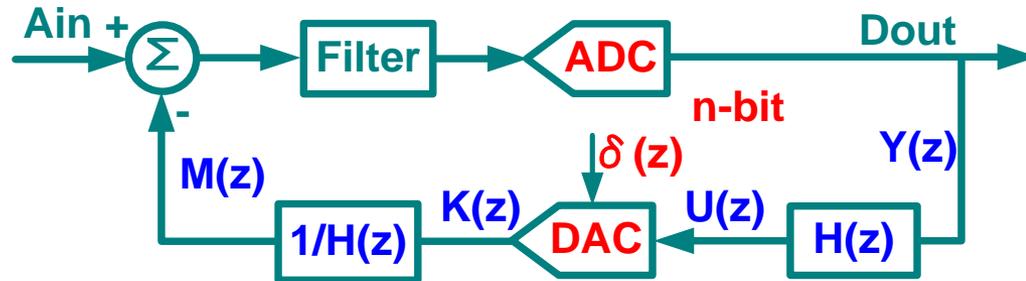
$\delta(z)$: ノイズシェーピングされない, 高精度化の障害

セグメント・電流セル型DACの非線形性



電流セルのミスマッチ ($e_1, e_2, e_3, \dots, e_7$) がDACの非線形性

DAC非線形性のノイズシェーピング



アナログ・フィルタ

デジタル・フィルタ

$$K(z) = H(z) \cdot Y(z) + \delta(z)$$

$$M(z) = Y(z) + \frac{1}{H(z)} \cdot \delta(z)$$

Noise-Shaping

- 問題点:
 $U(z)$ はDAC入力レンジ外になりうる
 実現は不可能

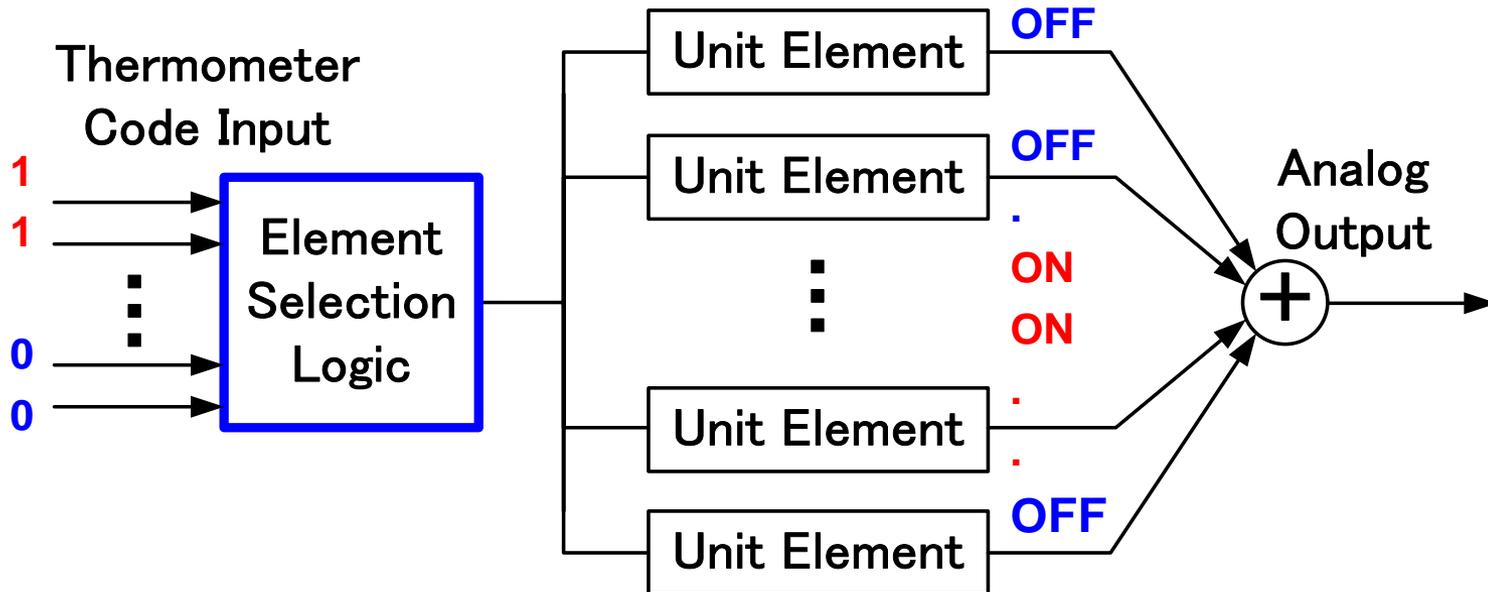
DAC非線形性ノイズシェーピング・アルゴリズム

Noise-Shaping機能を持つFilterを等価的に実現

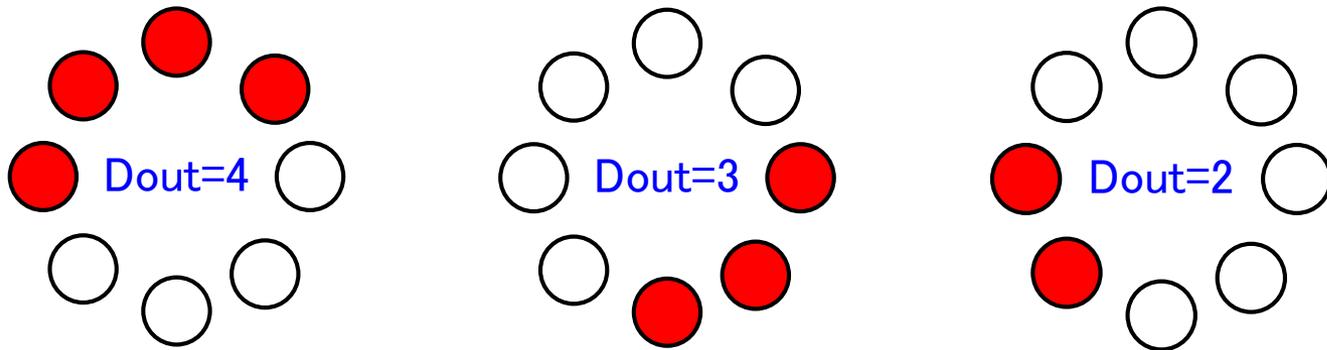
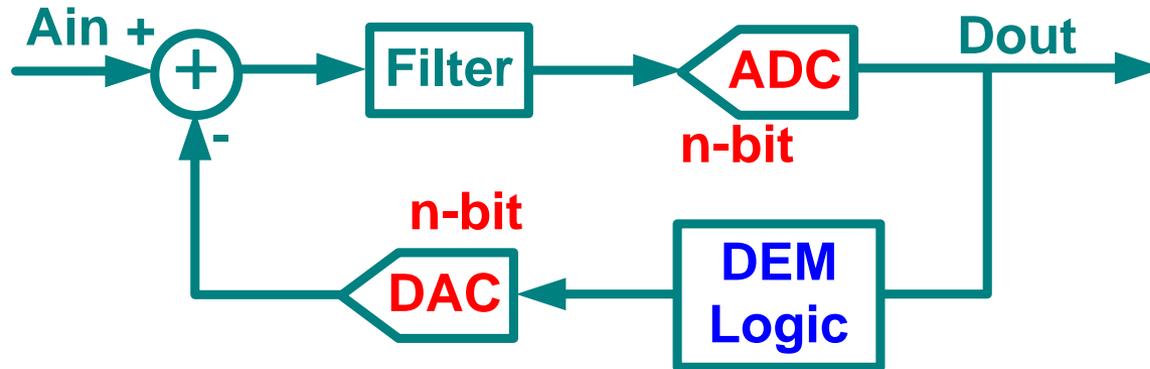
Dynamic Element Matching (DEM)

Element Rotation

Data Weighted Averaging (DWA)

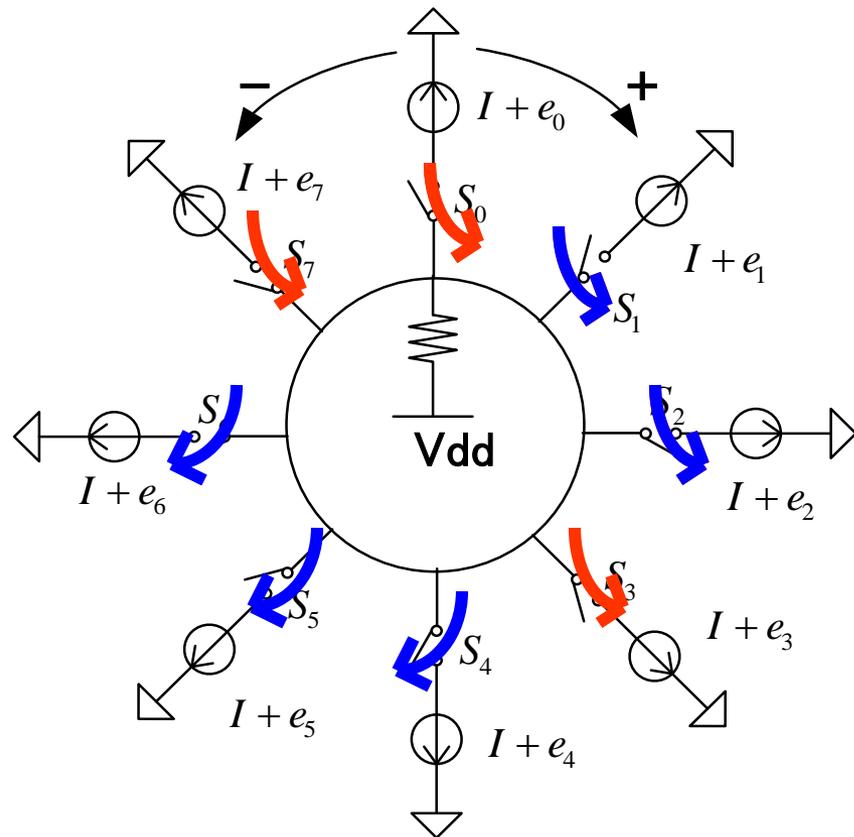


マルチビット $\Delta\Sigma$ AD変調器の構成



変調器の出力(DACの入力)シーケンスが4, 3, 2, ...の場合,
選択されるDACセルの状態

ノイズシェーピング・アルゴリズム

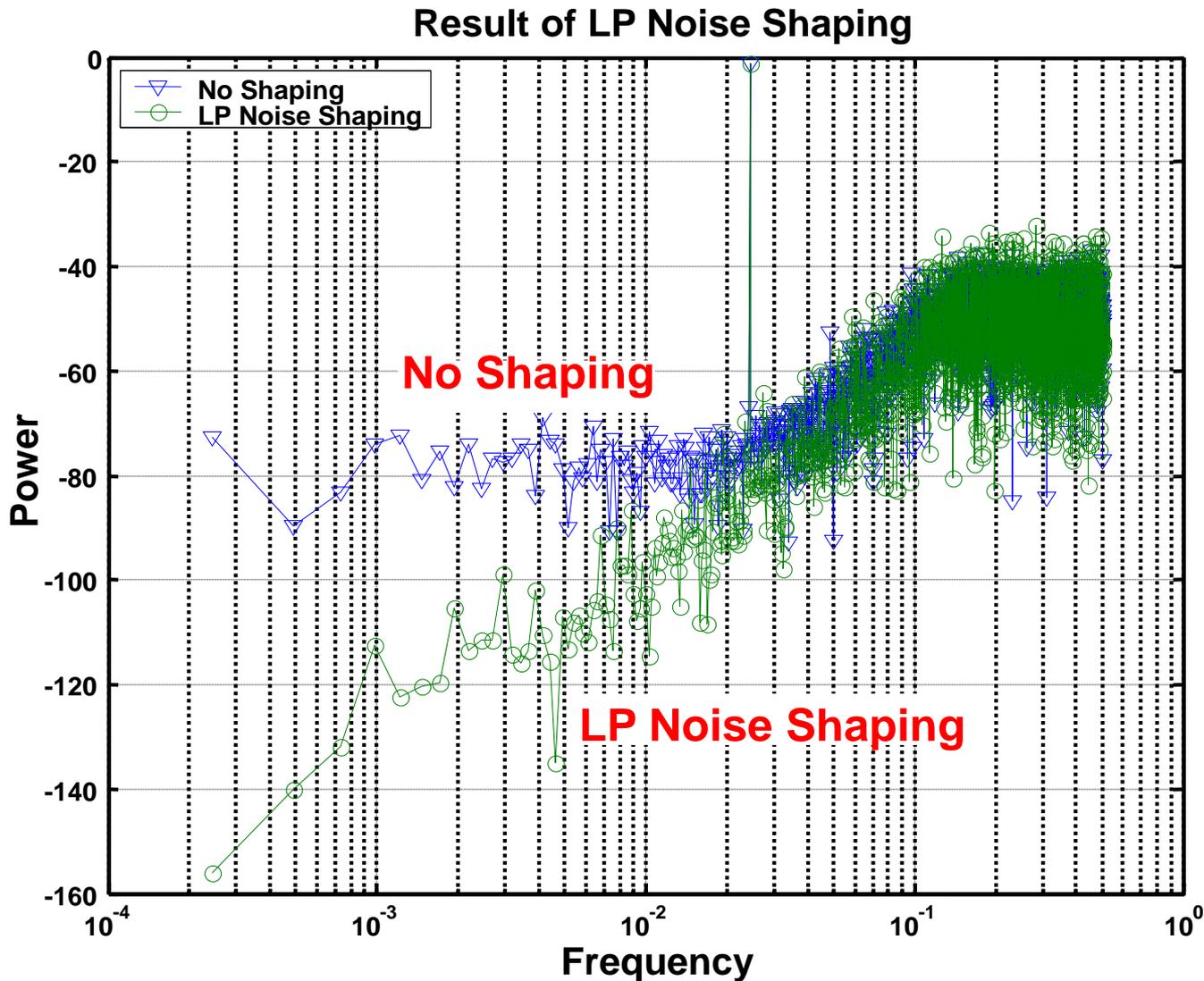


Time

Input of DAC	0	1	2	3	4	5	6	7
4	Red	Red	Red	Red	White	White	White	White
3	White	White	White	White	Red	Red	Red	White
2	Red	White	White	White	White	White	White	Red
2	White	Red	Red	Red	White	White	White	White
5	White	White	Red	Red	Red	Red	Red	Red
7	White	White	White	White	Red	Red	Red	White
1	White	Red						
5	Red	Red	Red	Red	White	White	White	White
4	Red	White	White	White	Red	Red	Red	White
8	Red							

マルチビットDAC非線形性のノイズシェーピングを実現

ノイズシェーピング・アルゴリズムの効果



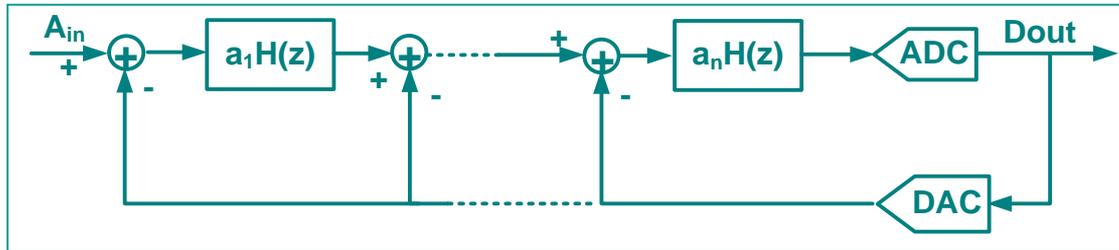
$\Delta\Sigma$ AD変調器の関連知識

$\Delta\Sigma$ AD変調器の種類

- 1次, 2次変調器と高次変調器
- シングルロープ型変調器とMASH型変調器
- ローパス変調器とバンドパス変調器
- 実バンドパス変調器と複素バンドパス変調器
- 離散時間変調器と連続時間変調器
- シングルビット変調器とマルチビット変調器

- 積分器型変調器と共振器型変調器
- フィードバック型変調器とフィードフォワード型変調器
- Nパス $\Delta\Sigma$ 変調器

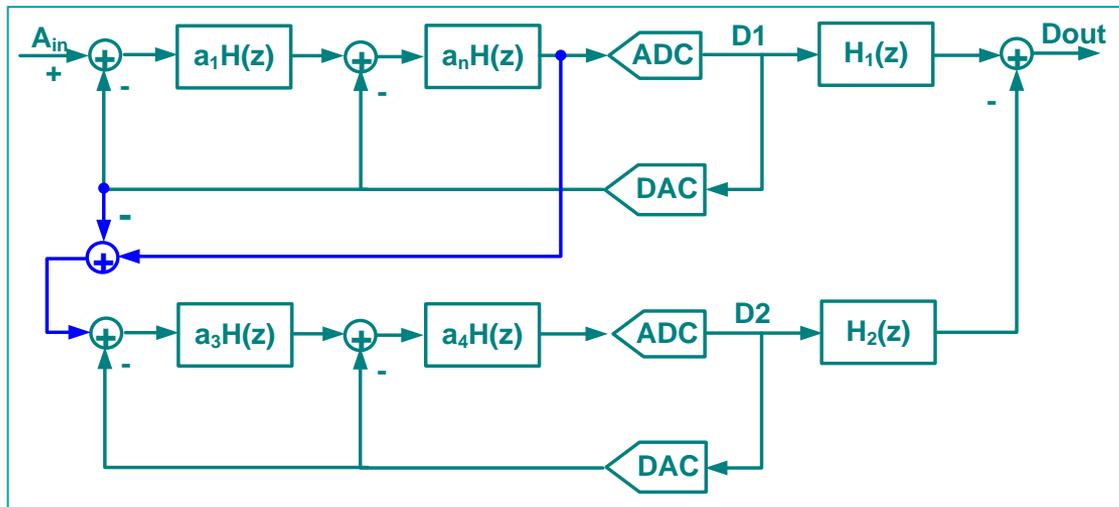
シングルロープ型変調器とMASH型変調器



安定性が問題となり、
高い次数の実現は困難。

入力ノイズの影響は小。

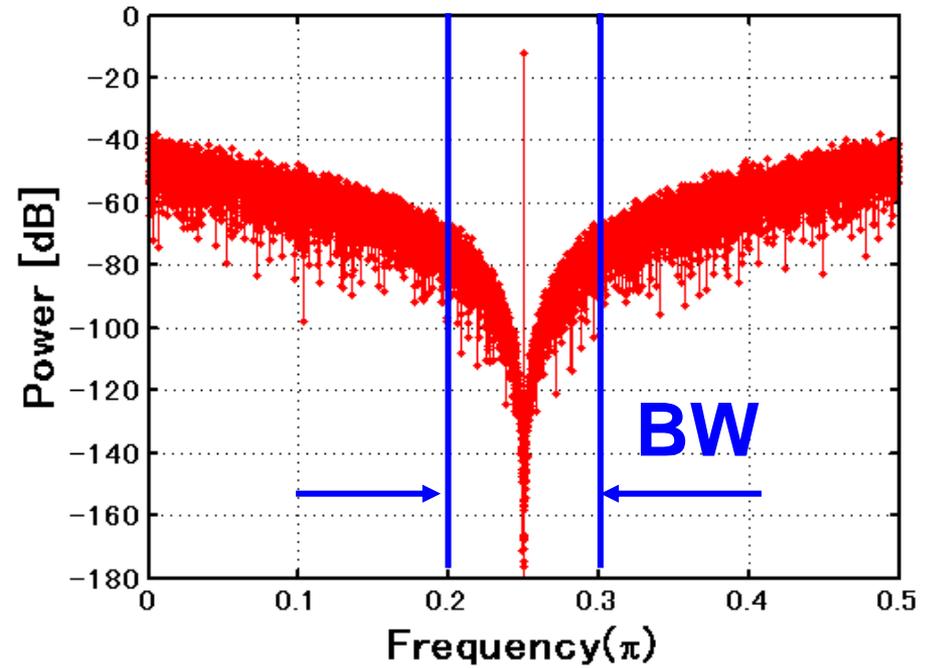
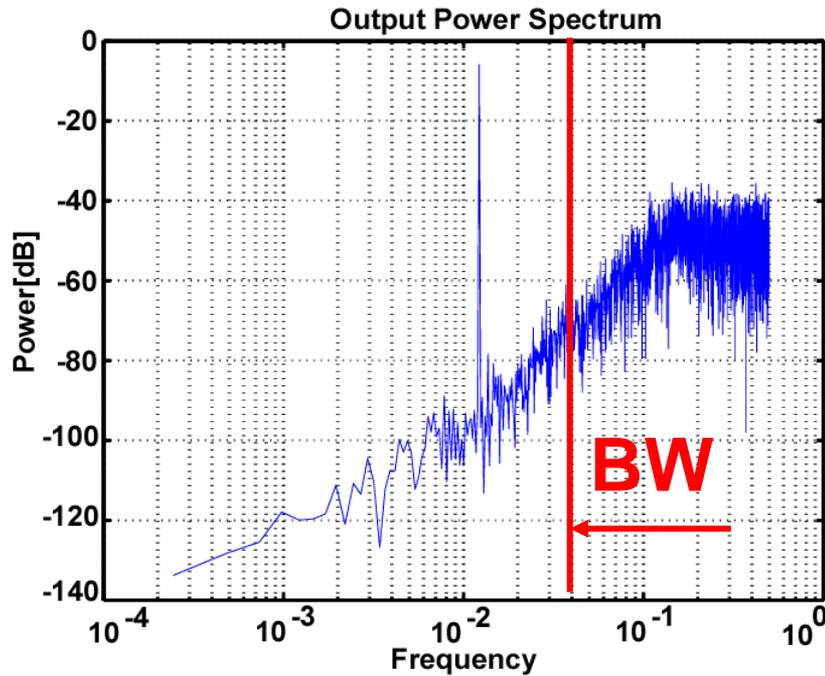
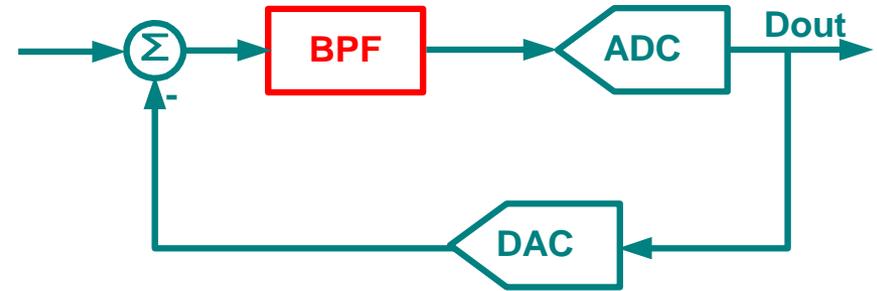
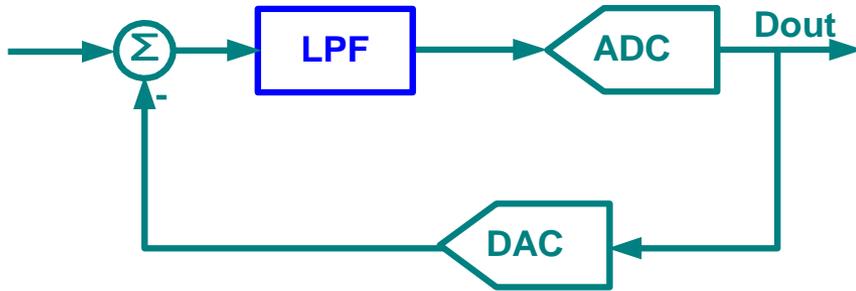
Multi-stage noise-Shaping Modulator



2次 $\Delta\Sigma$ 変調器回路を
 n 段カスケード接続し、
 $2n$ 次のノイズシェッパ特性
を得られる回路構成。

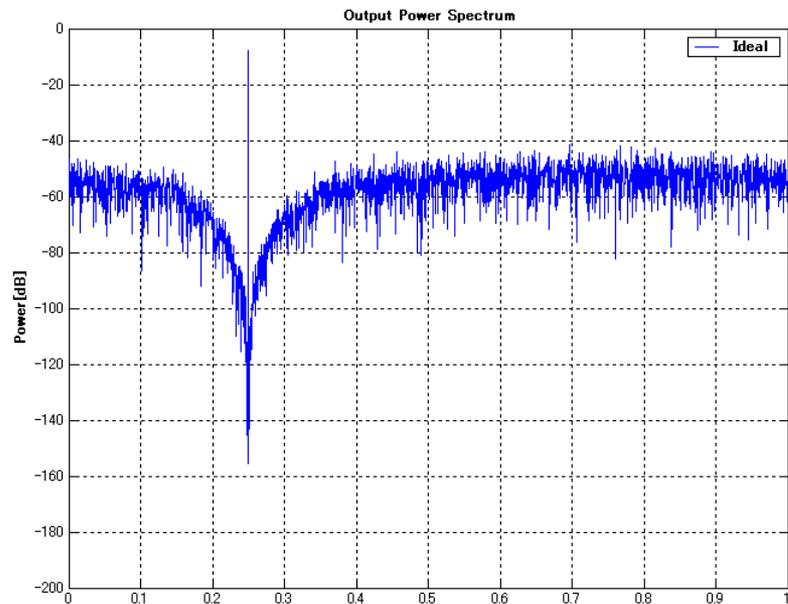
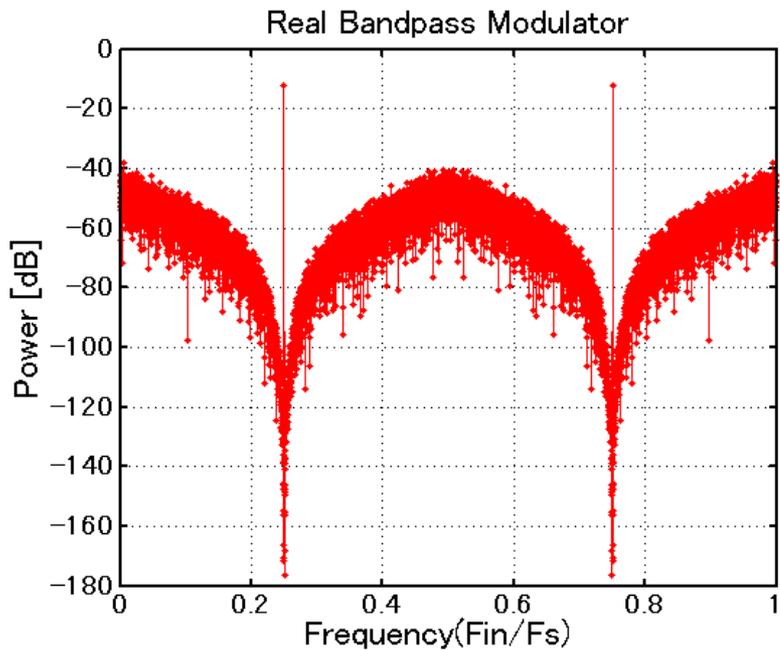
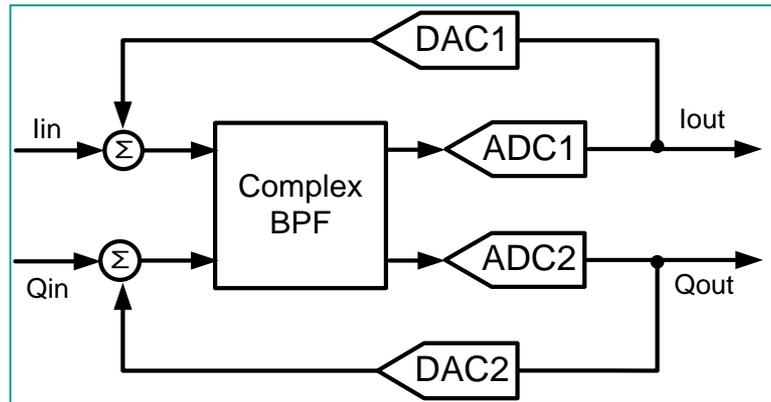
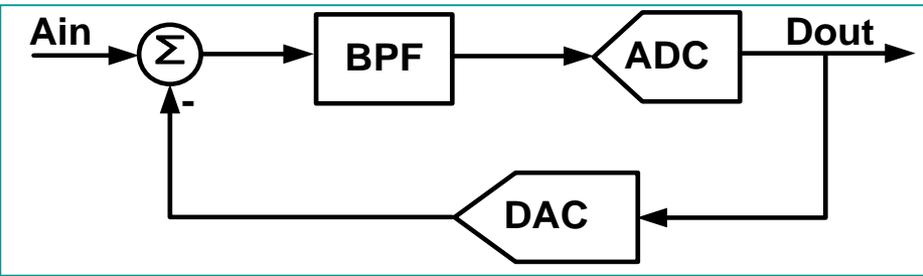
安定性が改善される。
(2次では常に安定)
入力ノイズの影響は大。

ローパス変調器とバンドパス変調器



$$OSR = F_s / 2BW$$

実バンドパス変調器と複素バンドパス変調器

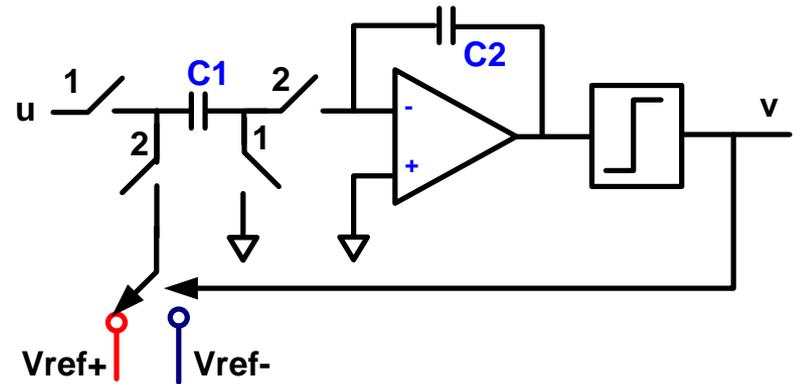


高精度、低消費電力化が可能

離散時間変調器と連続時間変調器

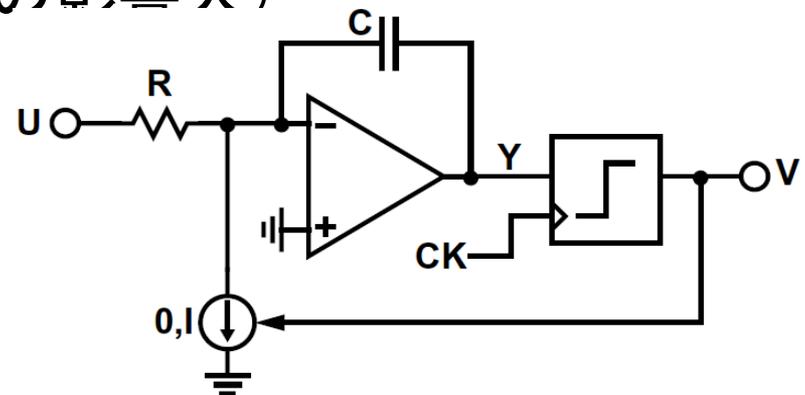
離散時間 $\Delta\Sigma$ AD変調器

- 高精度
- 消費電力大
- 低速・低周波信号しか扱えない

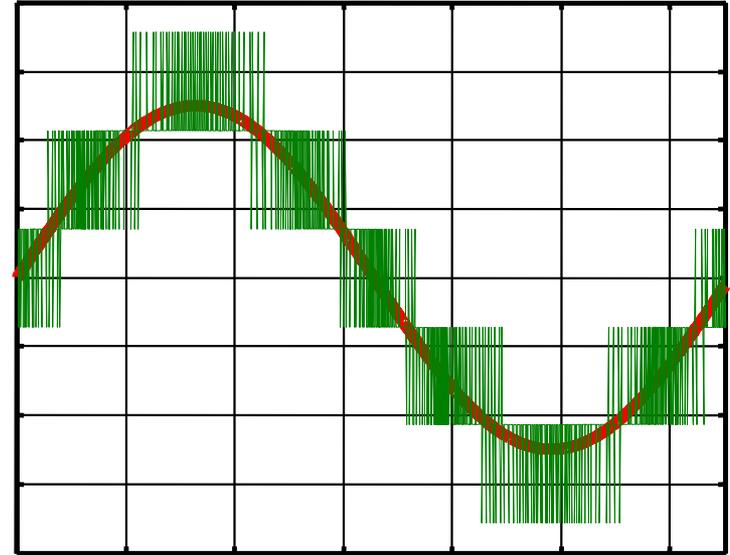
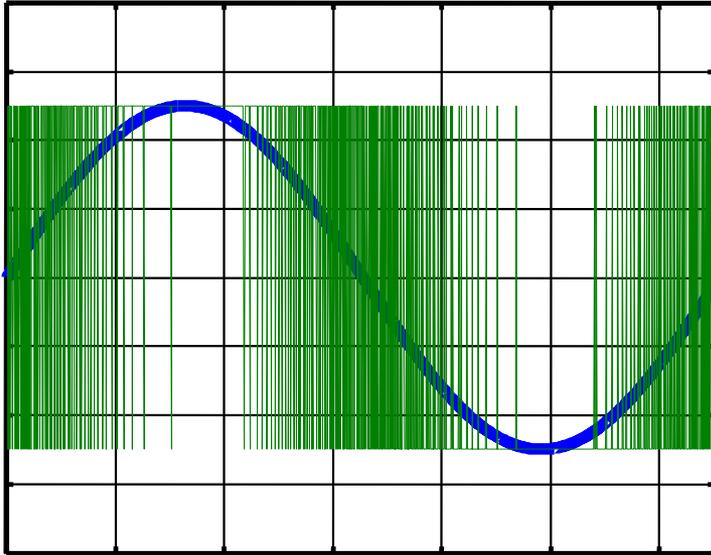


連続時間 $\Delta\Sigma$ AD変調器

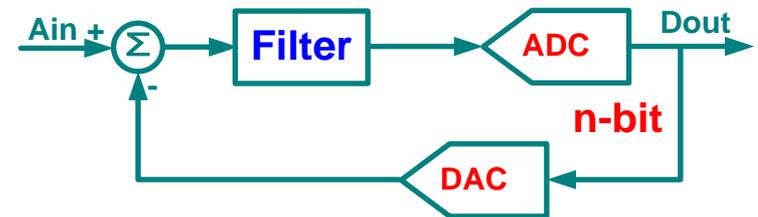
- 低精度 (DACのクロックジッタの影響大)
- 低消費電力
- 高速・高周波信号を扱える



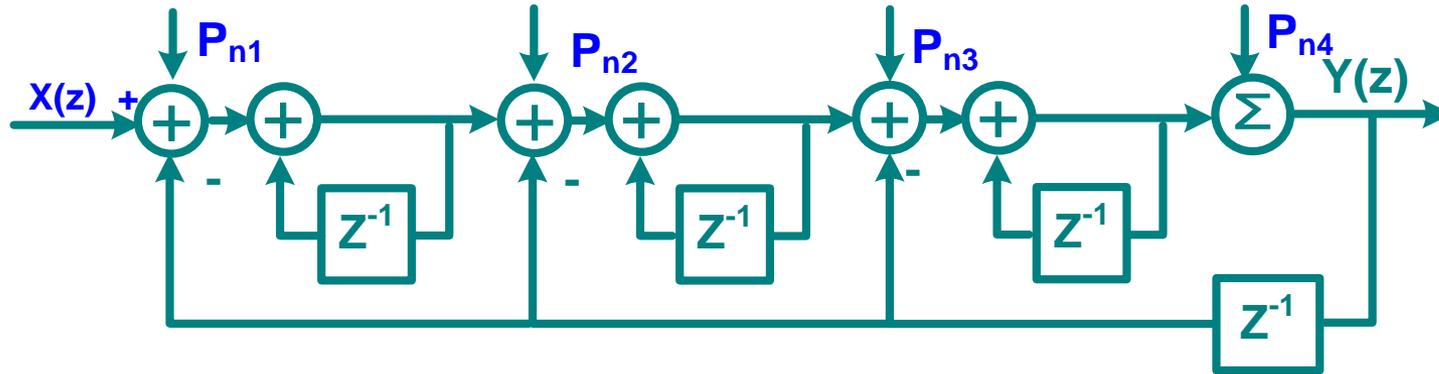
シングルビット変調器とマルチビット変調器



- **Single-bit**
 - ADC回路は簡単
 - 高精度が困難、安定性が問題
- **Multi-bit**
 - ADC回路規模は大きい
 - 高精度
 - AMPなどアナログ回路への要求が緩和できる。
 - アンプのスルーレート要求緩和→ 低消費電力化（携帯機器には必須の要求）
 - 量子化ノイズ減少
 - マルチビットDACの非線形性が問題



ノイズの影響度合い



$$P_{n_total} = P_{n1} \frac{1}{OSR} + P_{n2} \frac{\pi^2}{3A_2^2 (OSR)^3} + P_{n3} \frac{\pi^4}{5A_3^2 (OSR)^5} + P_{n4} \frac{\pi^6}{7A_4^2 (OSR)^7}$$

OSR: オーバーサンプリング比

A_i : i 番目の積分器までの利得

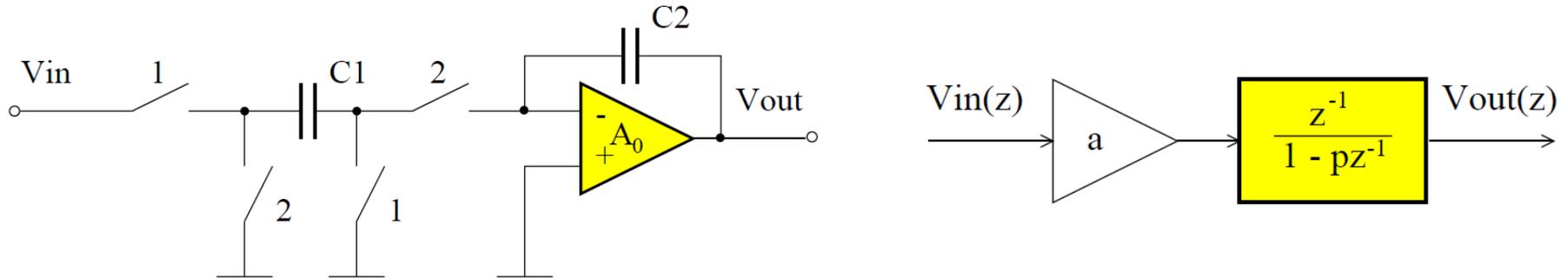
ノイズの影響は後段になるほど、緩くなる。

入力のCを大きく取る。(ノイズ $\propto kT/C$, 消費電力とのTrade off)

初段アンプのゲインを大きく取る。

DACの誤差の影響も大

OPamp有限ゲインの影響



$$H_{\text{int}}(z) = \frac{V_{\text{out}}(z)}{V_{\text{in}}(z)} = \frac{C_1}{C_2} \frac{z^{-1}(1-\gamma)}{1-z^{-1}(1-\beta)} = a \frac{z^{-1}}{1-pz^{-1}}$$

$$a = \frac{C_1}{C_2} (1-\gamma) \quad \text{ゲイン・エラー}$$

$$p = 1-\beta \quad \text{ポール・エラー}$$

$$\gamma = \frac{1}{A_0} \frac{C_2 + C_1}{C_2} \quad \beta = \frac{1}{A_0} \frac{C_1}{C_2}$$

$\Delta\Sigma$ AD変調器の設計課題

Filter:

高次→量子化ノイズ抑制効果大
安定性の確保が困難

Amp:

初段の入力換算ノイズの抑制は効かない
Ampゲインは有限

サンプリング容量:

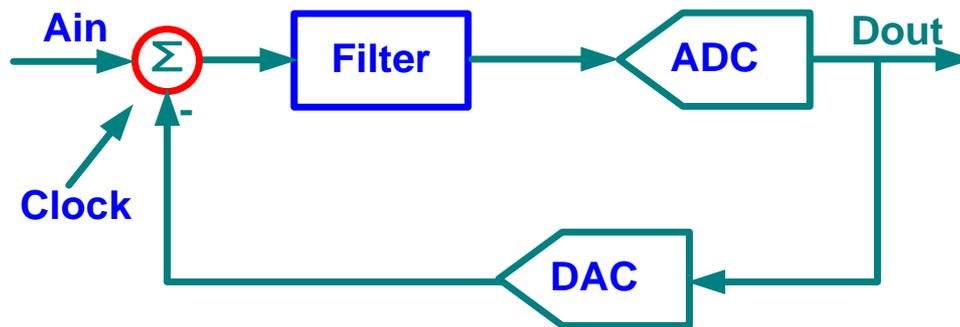
小容量→高スルーレート
kT/Cノイズ大

ADC:

高分解能(マルチビット)
→量子化ノイズが小
→限界、非理想性がある

DAC:

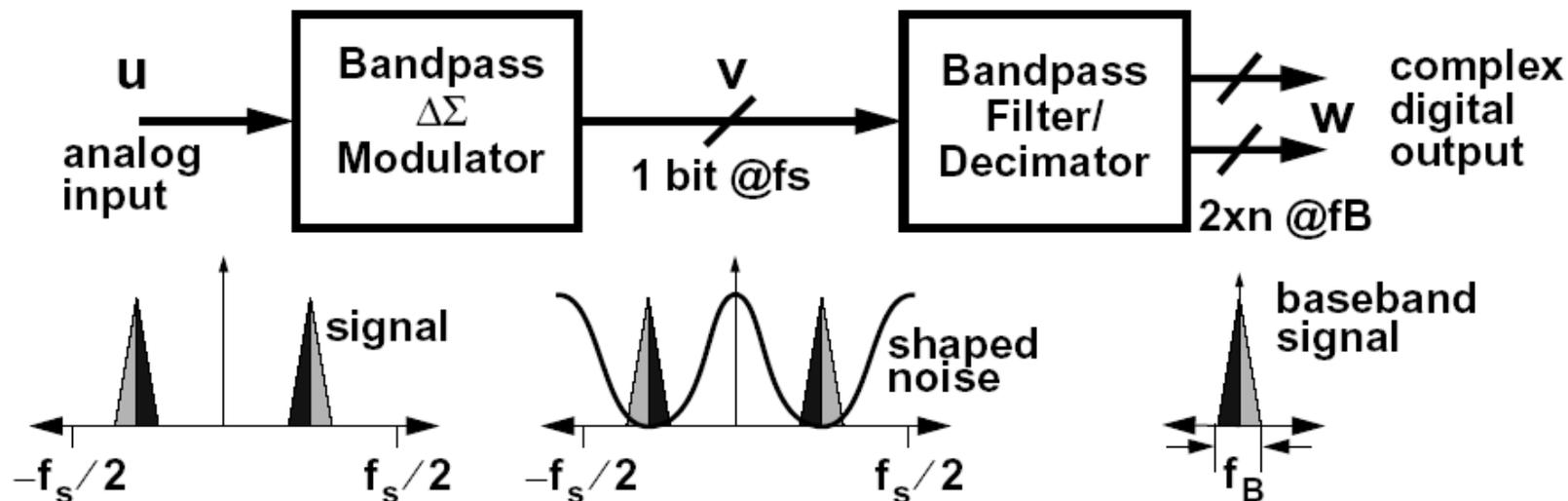
シングルビット→線形性良い、高精度に限界
マルチビット→素子バラツキの影響大
フィードバック抑制が効かない



クロックジッター:

サンプリングの時間のずれで誤差が生じる。CT時間変調器の影響は大

バンドパス $\Delta\Sigma$ AD変調器

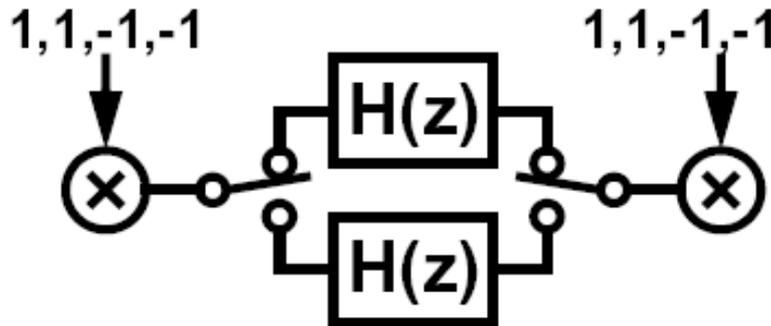
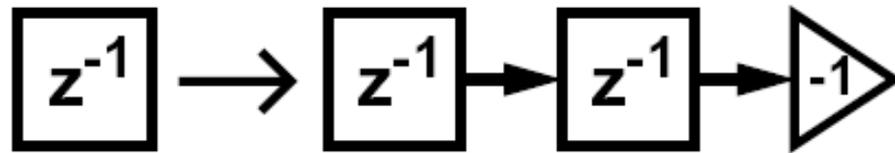


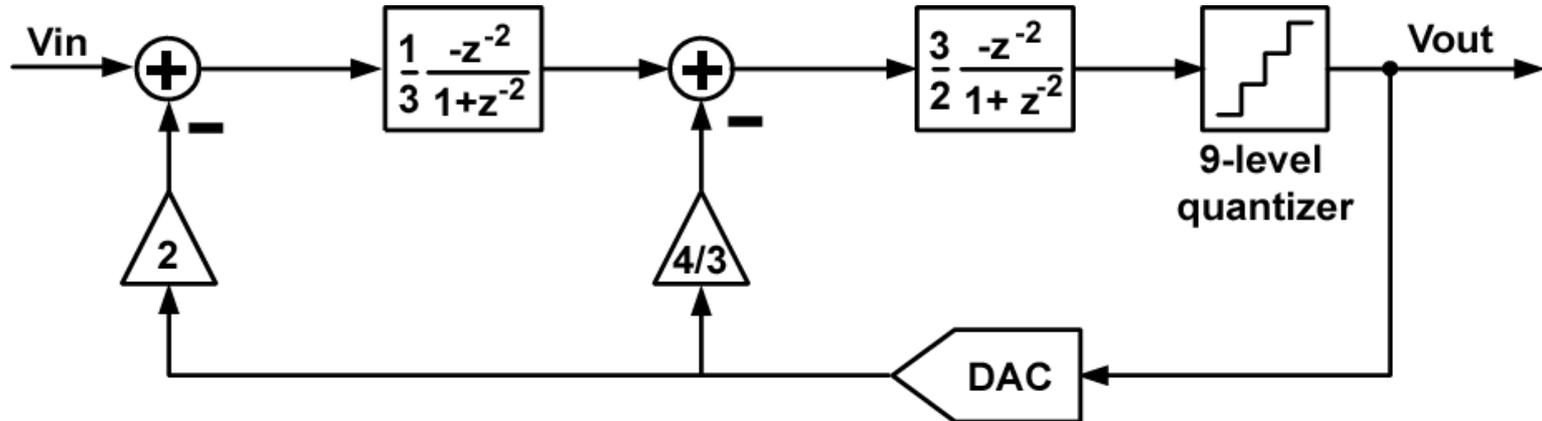
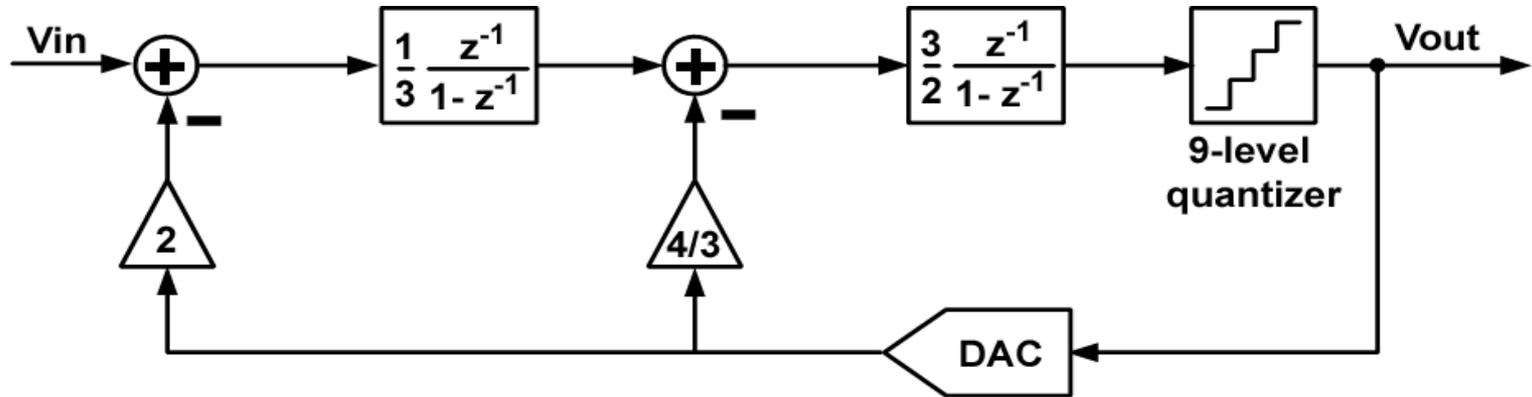
- ローパス変調器と同様に、
バンドパス変調器の出力はビットストリーム。
- 出力は入力信号に対して、特定帯域だけ通過させる。
- デジタルフィルタを用いて、信号帯域外のノイズ除去と
ベースバンドへの位相シフト(ミックシング)を行う

ローパス変調器 \Rightarrow バンドパス変調器

$$z^{-1} \Rightarrow -z^{-2} \quad \text{擬似2パス変換}$$

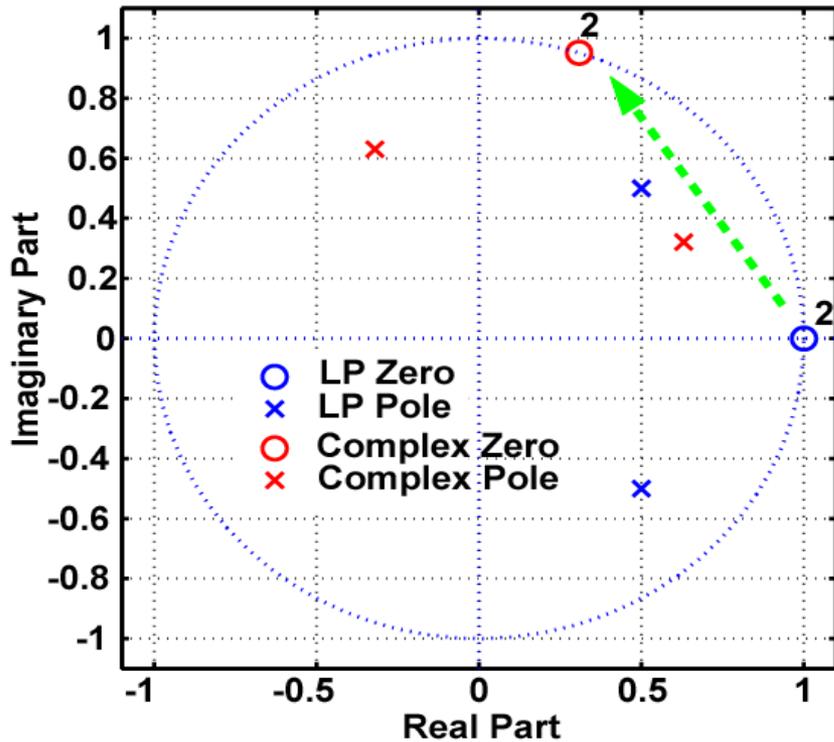
$$\text{NTF}(z) = 1 - z^{-1} \Rightarrow \text{NTF}'(z) = 1 + z^{-2}$$



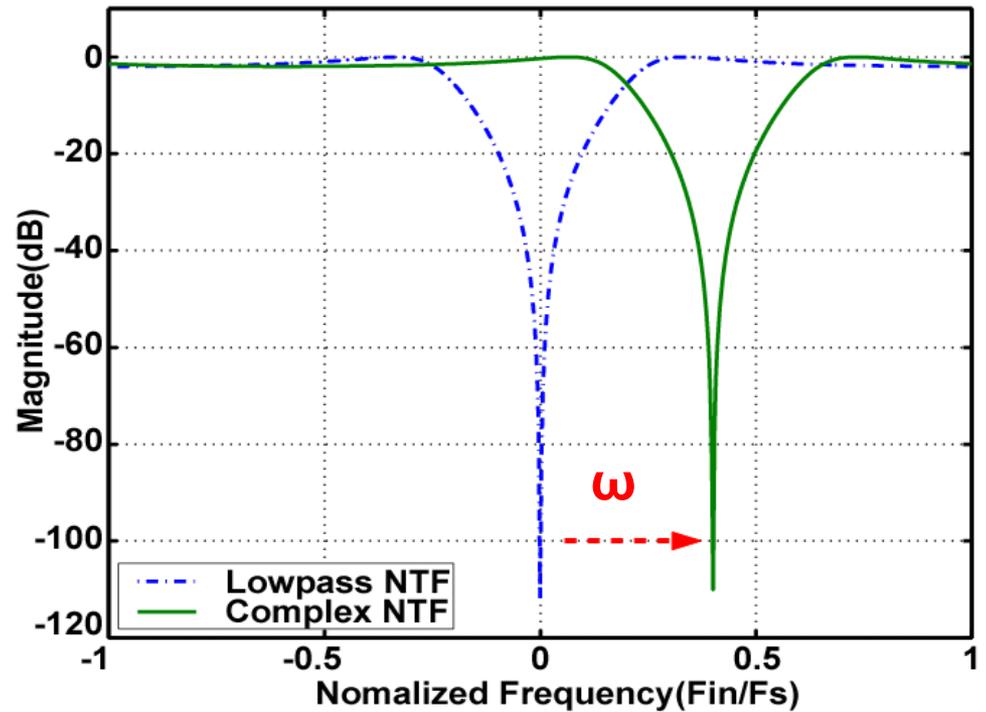
ローパス $\Delta\Sigma$ 変調器 \Rightarrow バンドパス $\Delta\Sigma$ 変調器

ローパス ⇒ 複素バンドパス

Pole/Zero PLOT of NTF



Gain of NTF



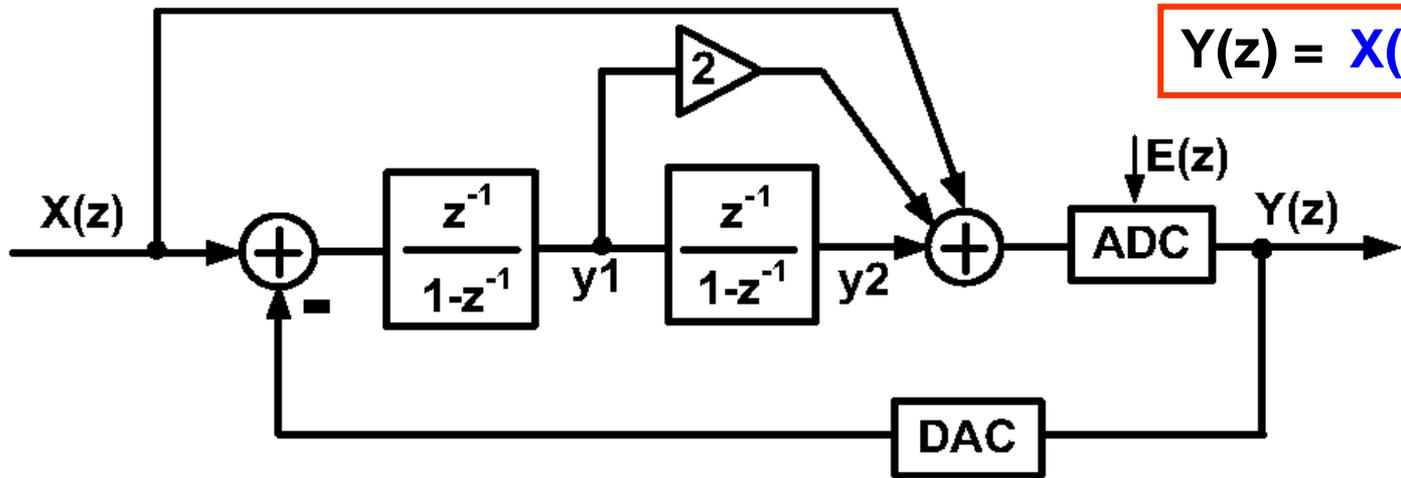
$$z^{-1} \Rightarrow z^{-1} \cdot e^{j\omega}$$

$\omega = \pi/2$

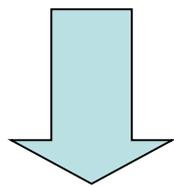
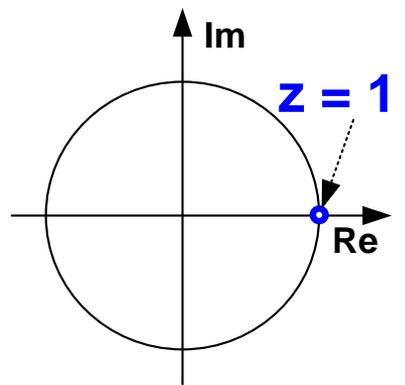
$$jz^{-1}$$



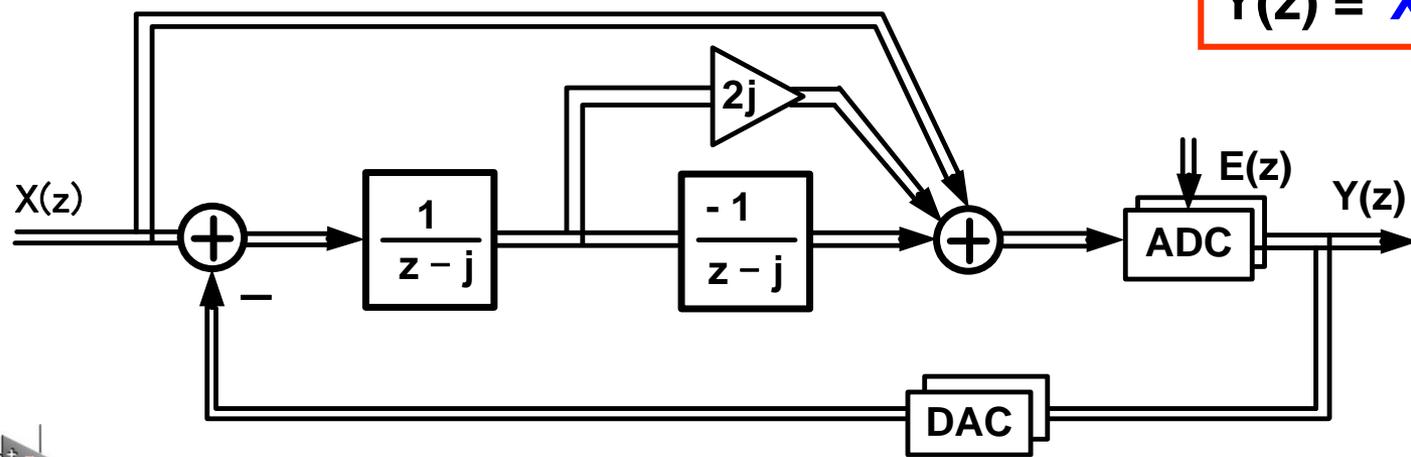
LP $\Delta \Sigma$ 変調器 \Rightarrow 複素BP $\Delta \Sigma$ 変調器



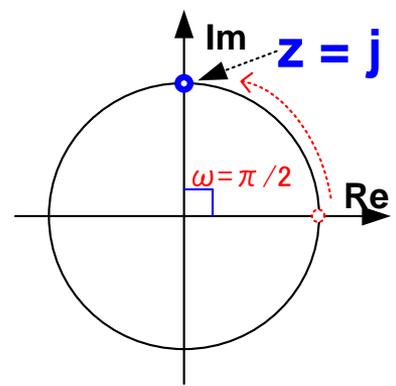
$$Y(z) = X(z) + (1 - z^{-1})^2 E(z)$$



$$z^{-1} \Rightarrow jz^{-1}$$



$$Y(z) = X(z) + (z - j)^2 E(z)$$



参考文献

- “Oversampling delta-sigma data converters, Theory, Design, and Simulation,” J. C. Candy and G. C. Temes, IEEE Press, 1992
- “CMOS – Mixed-signal circuit design,” R.J.Baker, IEEE Press, 2002
- “Delta-sigma data converters -- Theory, Design and Simulation,” S.r.Norsworthy, R.Schreier G.C.Temes, IEEE Press, 1997
- “Understanding Delta-sigma data converters,” R.Schreier, G.C.Temes, IEEE Press, 2005
- $\Delta\Sigma$ 型アナログ/デジタル変換器入門, 丸善, 2007
- “Design of Multi-bit Delta-sigma A/D Converters,” Y. Geerts, M.Steyaert, W.Sansen, KAP, 2002
- “Low-power Low-voltage Sigma-Delta Modulators in Nanometer CMOS,” L. Yao, M. Steyaert, W. Sansen
- “LSI設計のためのCMOSアナログ回路入門,” 谷口 研二, CQ出版, 2004
- MATLAB $\Delta\Sigma$ Toolbox, Richard Schreier
<http://www.mathworks.com/matlabcentral/fileexchange/>
Click on: *Companion Software For Books > Electronics > Delta Sigma Toolbox*